

CAPÍTULO 7

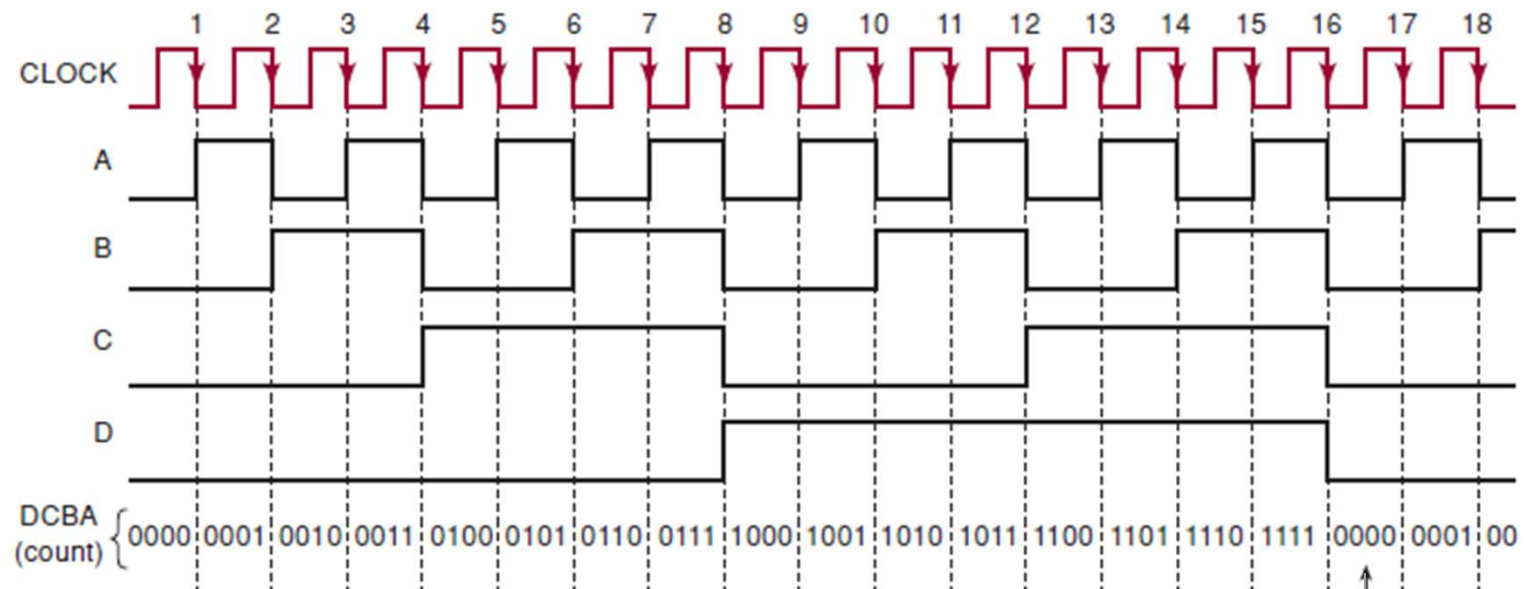
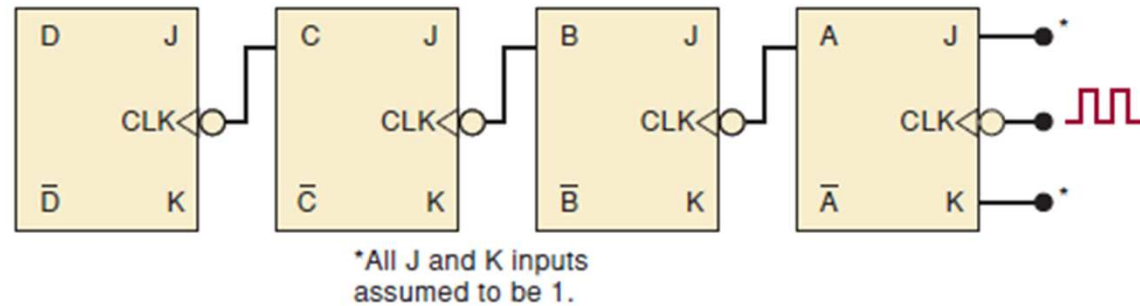
CONTADORES

- Introdução
- Contadores Assíncronos (Ripple)
- MOD número
- Divisão de Frequência
- Atraso de propagação nos contadores assíncronos
- Contadores Síncronos
- Contadores com MOD-number $< 2^N$
- Contadores Síncronos DOWN e UP/DOWN
- Contadores com PRESET
- Contadores UP/DOWN com PRESET
- Arranjos Multi-estágios
- Decodificando um Contador
- Análise de Contadores Síncronos com flip-flops JK e D
- Exercícios

Introdução

- No Capítulo 5 nós vimos os contadores e registradores básicos usando apenas flip-flops
- Vamos ver neste capítulo como podemos combinar flip-flops e portas lógicas e obter diferentes tipos de contadores e registradores
- Vamos revisar os contadores assíncronos
- Nos contadores assíncronos, o sinal de clock é aplicado apenas ao primeiro flip-flop
- A saída do primeiro flip-flop será o clock do segundo e assim por diante

Contadores Assíncronos (Ripple)



Reinicia no 0000

Contadores Assíncronos (Ripple)

Exemplo:

Um contador é necessário para contar o número de itens que passam por uma esteira em uma fábrica. Uma fotocélula e um feixe de luz são usados para gerar um pulso único cada vez que um item passa pelo local. O contador deve permitir a contagem de pelo menos 1000 objetos. Quantos flip-flops são necessários?

Resposta:

$$2^N > 1000$$

Como $2^9 = 512$, 9 flip-flops não são suficientes.

$$2^{10} = 1024$$

Portanto, são necessários 10 flip-flops

Contadores Assíncronos (Ripple)

Exemplo:

Um contador assíncrono com 4 flip-flops começa no estado 0000 e em seguida um sinal de clock é aplicado. Algum tempo depois, o sinal de clock é removido e o contador mostra 0011. Quantos pulsos de clock ocorreram?

Resposta:

A resposta não é necessariamente 3.

O contador pode ter zerado 1, 2, 3, ... N vezes.

Portanto poderia ser 19, 35, 51, ou 19978403 pulsos

MOD número

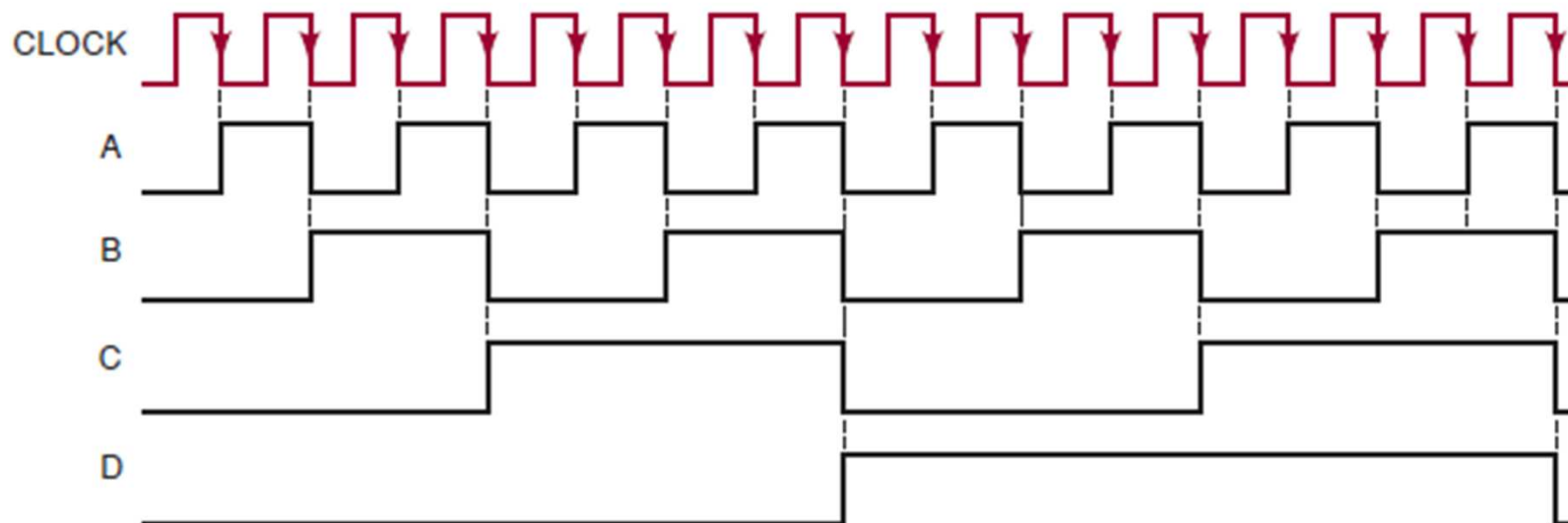
- O contador apresentado também é chamado de MOD número
- Neste caso, número = 2^4
- É um contador assíncrono MOD-16
- Em geral um contador com N flip-flops é MOD 2^N

Divisão de Frequência

- Como foi visto no Cap. 5, após cada FF em um contador, a frequência é a metade da frequência do seu clock
- No exemplo dado com 4 bits (MOD-16), se a frequência do clock de entrada for 16 KHz, na saída do último flip-flop teremos 1 KHz.
- De modo geral:
 - **Em qualquer contador, o sinal da saída do último flip-flop (isto é, o MSB) terá frequência igual à frequência do clock de entrada dividido pelo número MOD do contador.**

Divisão de Frequência

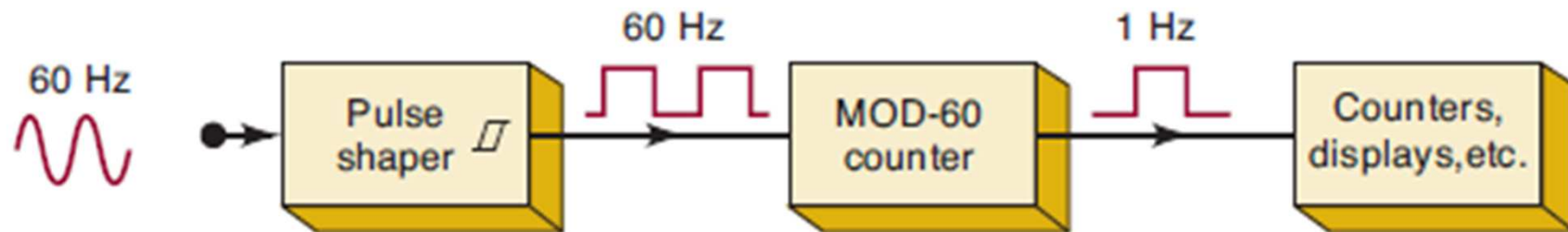
- Por exemplo:
- No contador MOD 16, a frequência do último flip-flop do contador será $1/16$ da frequência do clock.



Divisão de Frequência

Exemplo:

Construção de um relógio digital

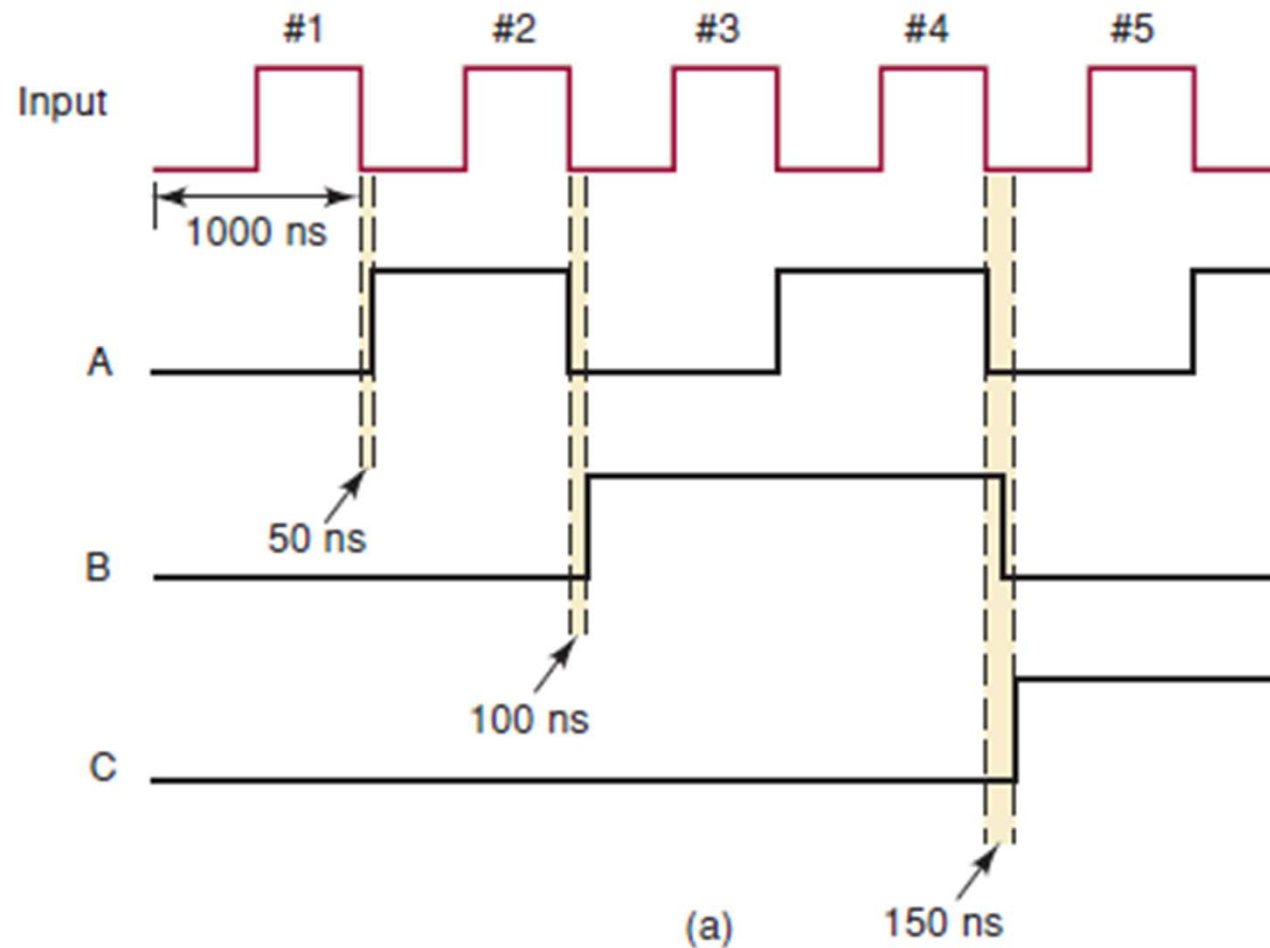


Precisamos de um método para obtermos um contador onde o MOD número seja menor que 2^N

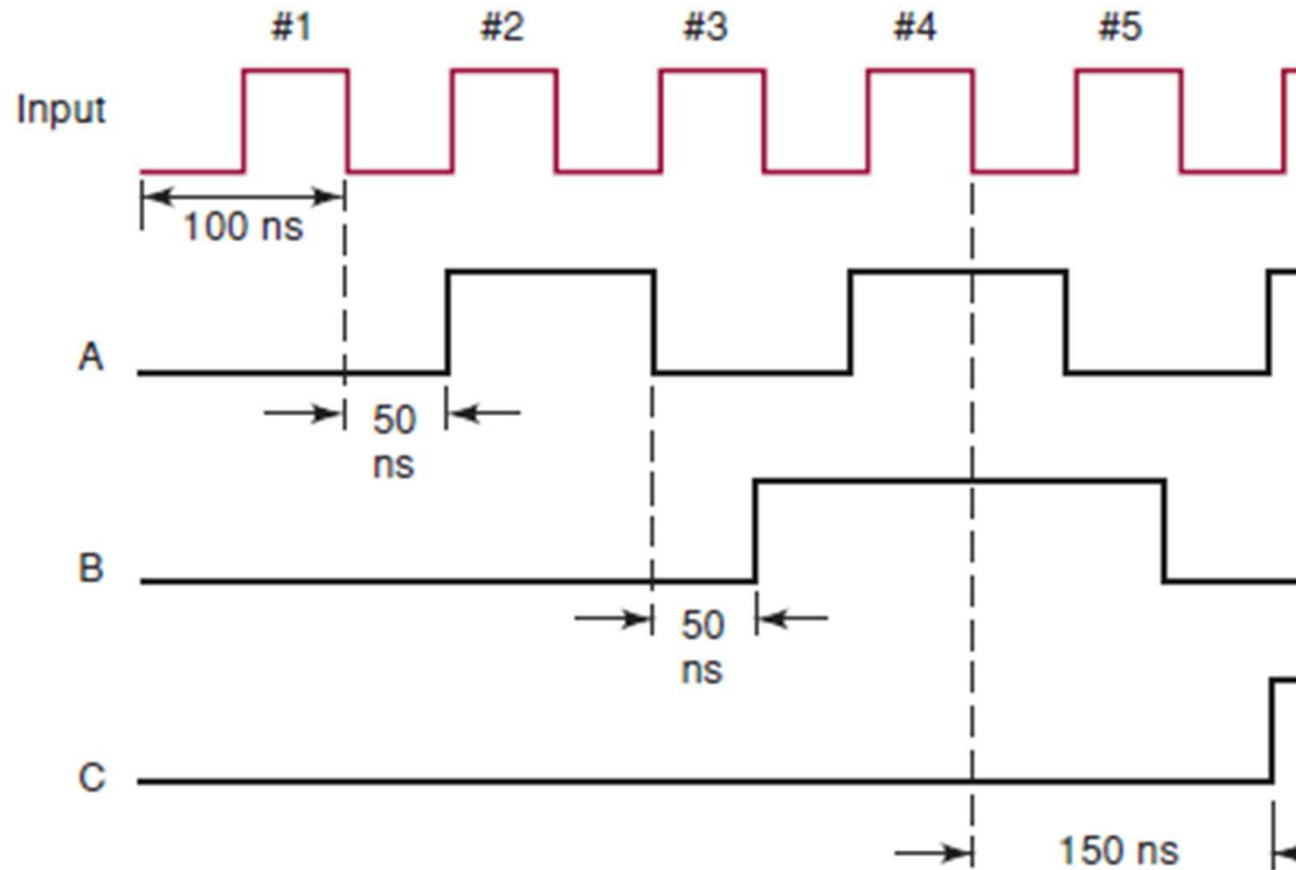
Atraso de propagação nos contadores assíncronos

- Cada flip-flop tem um atraso de propagação (tpd) que é o tempo desde a ativação pelo clock (transição de subida ou de descida) até a mudança da saída Q.
- Como nos contadores assíncronos cada flip-flop ativa o flip-flop seguinte, o atraso total será $N \times tpd$.
- O tempo de propagação de flip-flops varia de 10 a 50 ns
- Surgem também os “glitches” que são estados fora da sequência predeterminada para o contador.

Atraso de propagação nos contadores assíncronos



Atraso de propagação nos contadores assíncronos



(b)

The 100
condition
does *not* occur.

Atraso de propagação nos contadores assíncronos

- O problema do slide anterior pode ser evitado se o período do clock for grande o suficiente. A frequência máxima deve considerar o atraso dos N flip-flops

$$T_{\text{clock}} \geq N \times t_{\text{pd}}$$

$$f_{\text{max}} = \frac{1}{N \times t_{\text{pd}}}$$

$$f_{\text{max}} = \frac{1}{4 \times 24 \text{ ns}} = 10.4 \text{ MHz}$$

$$f_{\text{max}} = \frac{1}{6 \times 24 \text{ ns}} = 6.9 \text{ MHz}$$

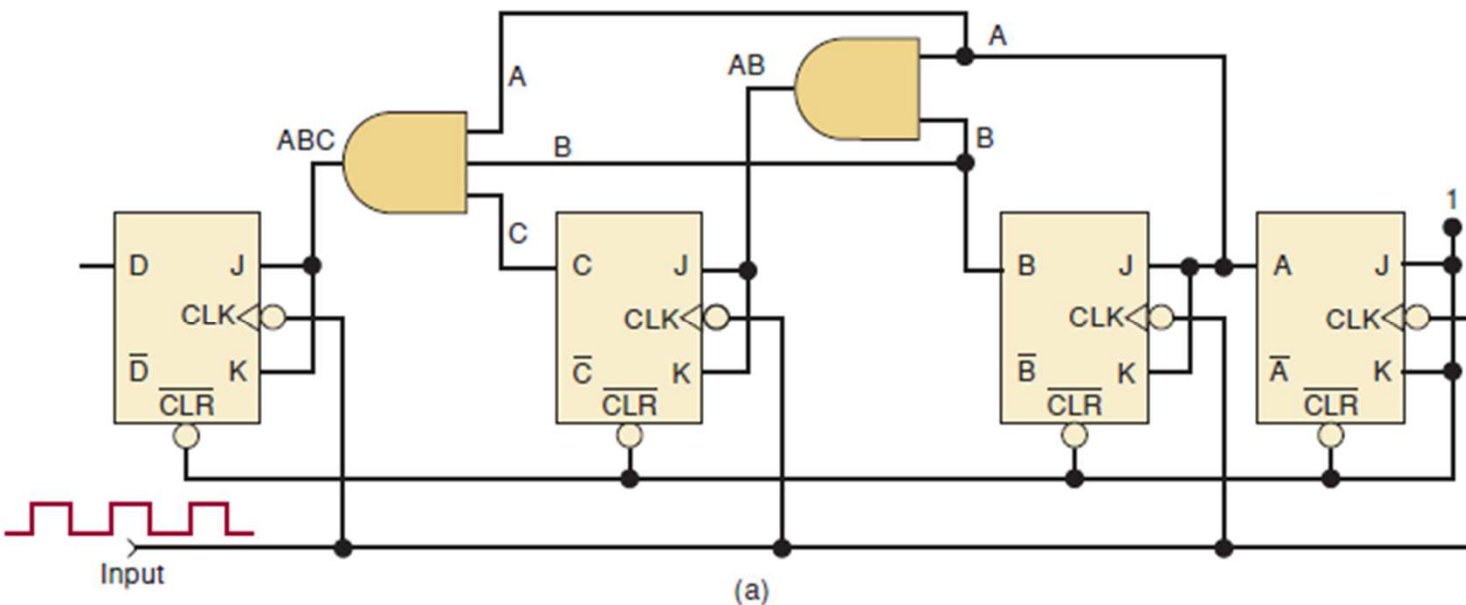
Atraso de propagação nos contadores assíncronos

Questões de Revisão

- Explique por que a limitação de frequência máxima diminui quanto mais flip-flops são adicionados
- Um certo flip-flop JK tem $t_{pd} = 12\text{ns}$. Qual é o maior número MOD do contador que pode operar a 10 MHz?

Contadores Síncronos

- São contadores em que todos os flip-flops são disparados ao mesmo tempo, com o mesmo clock.
- O atraso não fica multiplicado por N
- Desvantagem: há necessidade de hardware extra: portas lógicas além dos flip-flops



Contadores Síncronos

- A regra básica de projeto de contadores síncronos é:
- Um contador síncrono deve ativar o modo “toggle” de um flip-flop somente quando todos os flip-flops de ordem menor estiverem em nível lógico alto.

- Atraso de propagação:

$$\text{total delay} = \text{FF } t_{pd} + \text{AND gate } t_{pd}$$

- Cis:
 - 74LS160/74LS162: contador síncrono módulo 10
 - 74LS161/74LS163: contador síncrono módulo 16

Contadores Síncronos



BCD DECADE COUNTERS/ 4-BIT BINARY COUNTERS

The LS160A/161A/162A/163A are high-speed 4-bit synchronous counters. They are edge-triggered, synchronously presettable, and cascadable MSI building blocks for counting, memory addressing, frequency division and other applications. The LS160A and LS162A count modulo 10 (BCD). The LS161A and LS163A count modulo 16 (binary.)

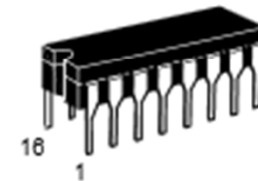
The LS160A and LS161A have an asynchronous Master Reset (Clear) input that overrides, and is independent of, the clock and all other control inputs. The LS162A and LS163A have a Synchronous Reset (Clear) input that overrides all other control inputs, but is active only during the rising clock edge.

	BCD (Modulo 10)	Binary (Modulo 16)
Asynchronous Reset	LS160A	LS161A
Synchronous Reset	LS162A	LS163A

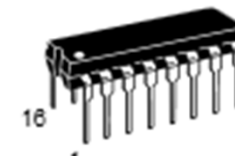
- Synchronous Counting and Loading
- Two Count Enable Inputs for High Speed Synchronous Expansion
- Terminal Count Fully Decoded
- Edge-Triggered Operation
- Typical Count Rate of 35 MHz
- ESD > 3500 Volts

SN54/74LS160A
SN54/74LS161A
SN54/74LS162A
SN54/74LS163A

**BCD DECADE COUNTERS/
4-BIT BINARY COUNTERS**
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08

Contadores Síncronos

Exemplo:

Determine f_{max} para o contador síncrono da figura anterior se o t_{pd} de cada FF é 50ns e o t_{pd} de cada porta AND é 20ns. Compare esse f_{max} com o f_{max} de um contador assíncrono.

Resposta:

Devemos considerar o t_{pd} do FF e da porta AND:

$$T_{clock} \geq 50 + 20 = 70 \text{ ns}$$

Para o contador síncrono:

$$f_{max} = \frac{1}{70 \text{ ns}} = 14.3 \text{ MHz}$$

Para o contador assíncrono:

$$f_{max} = \frac{1}{4 \times 50 \text{ ns}} = 5 \text{ MHz}$$

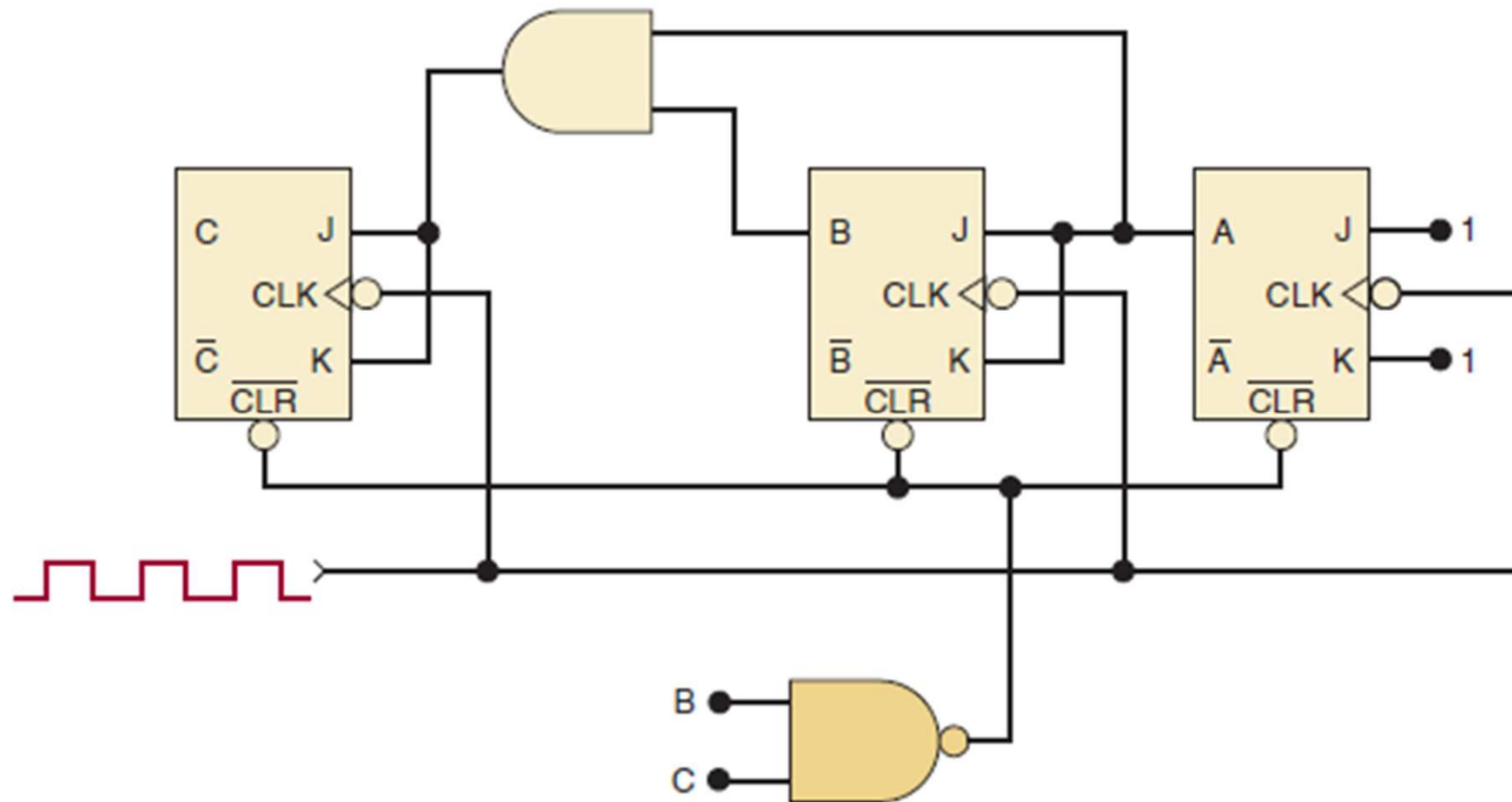
Contadores Síncronos

- No exemplo anterior, o que precisa ser feito para transformá-lo em um contador MOD-32?
- Quais são as frequências máximas para os dois casos?

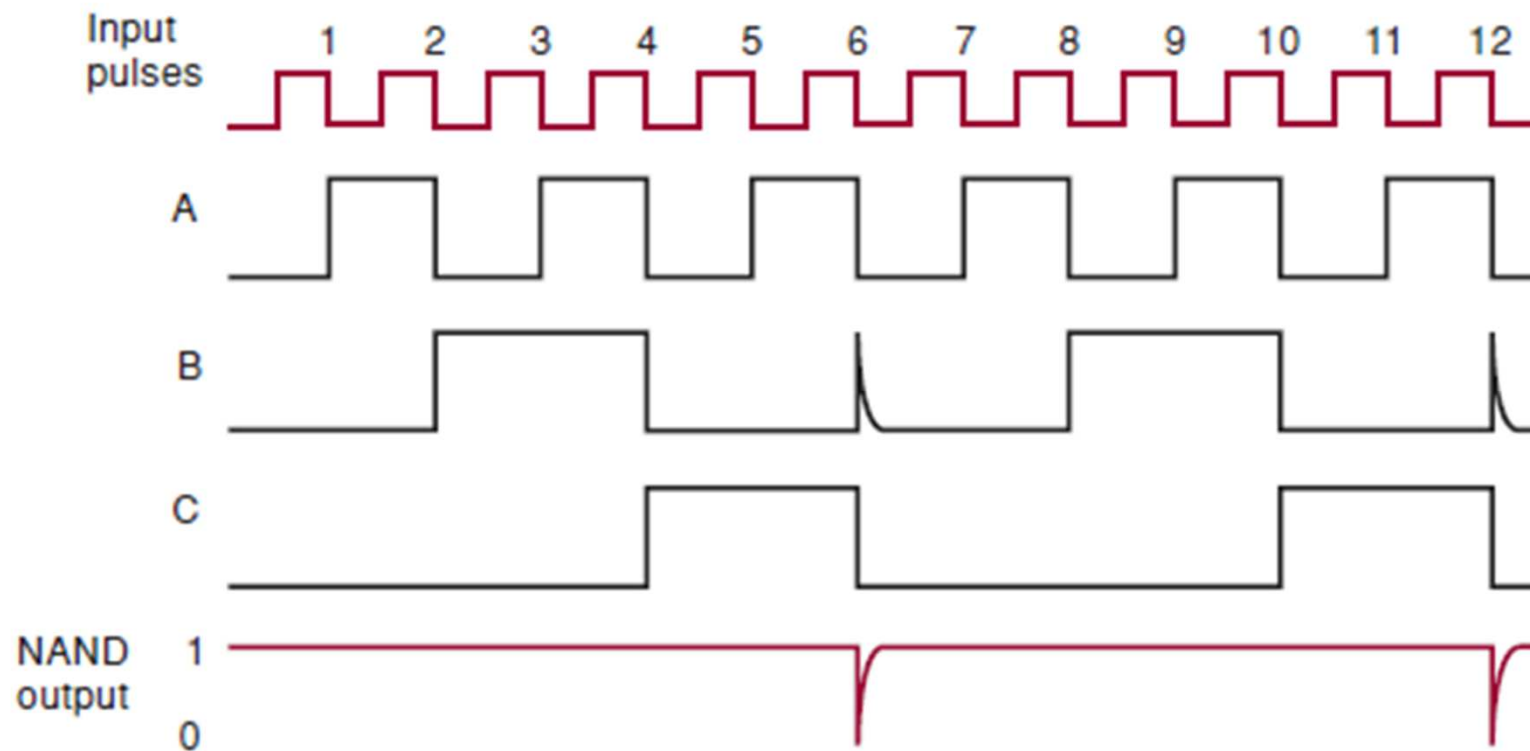
Resposta:

- Para transformar em MOD-32 basta que um quinto FF seja adicionado, com uma porta AND de 4 entradas ligadas nas saídas Qs dos FFs anteriores
- Para o contador síncrono, a frequência máxima será a mesma (14,3 MHz)
- Para o contador assíncrono, a frequência máxima será:

$$f_{max} = \frac{1}{5 \times 50ns} = 4MHz$$

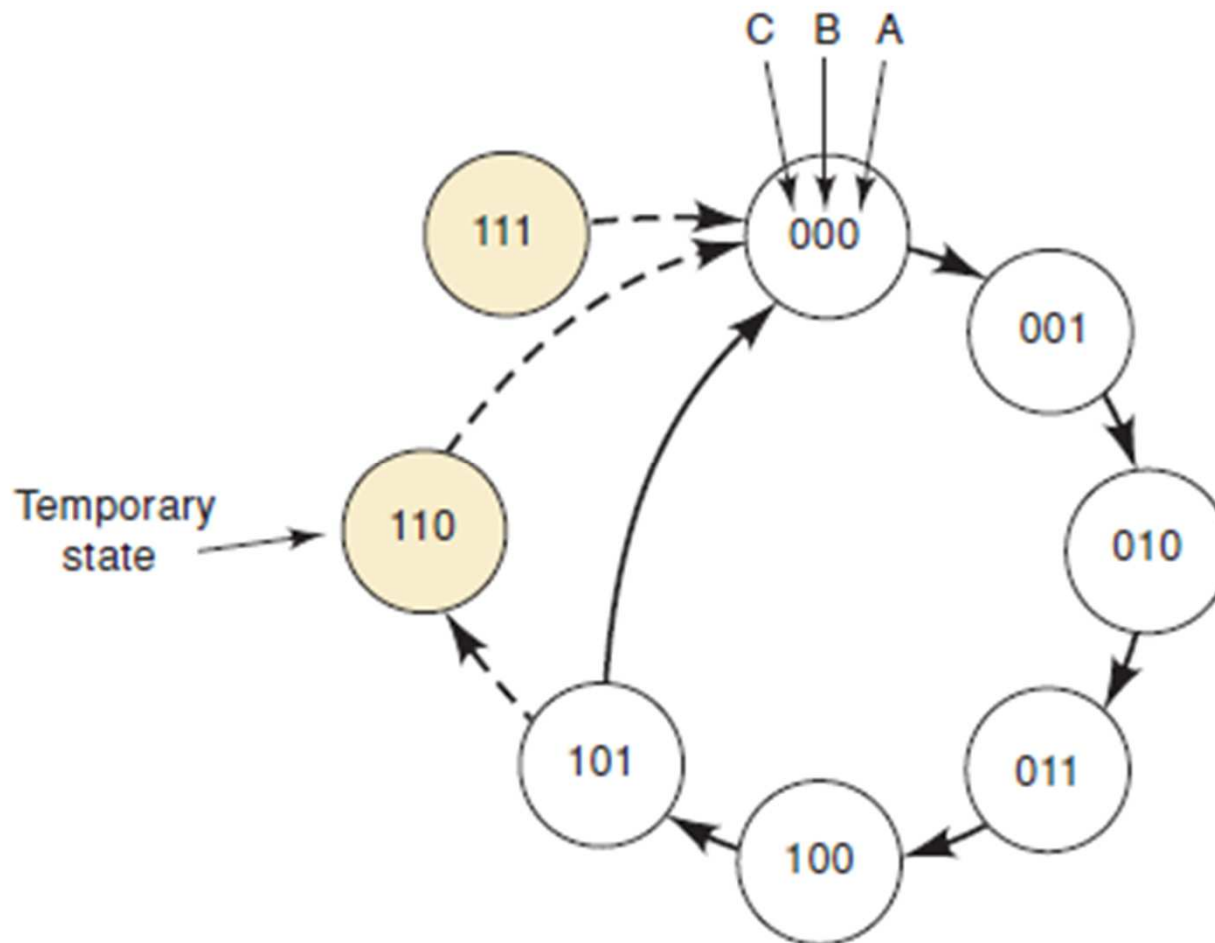


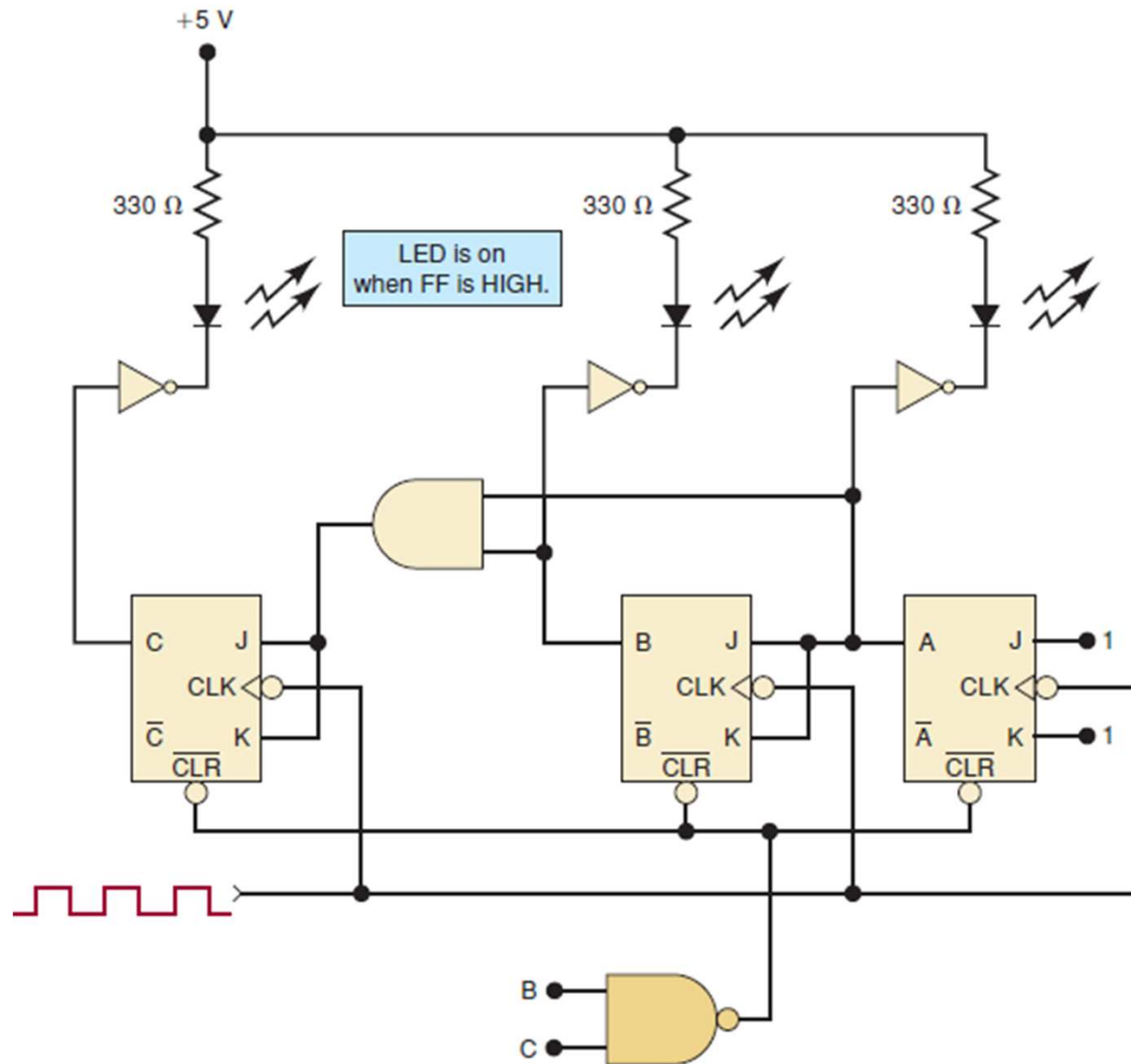
Contadores com MOD-number $< 2^N$



Contadores com MOD-number $< 2^N$

- Diagrama de Estados





Contadores com MOD-number $< 2^N$

Exemplo:

Na figura anterior:

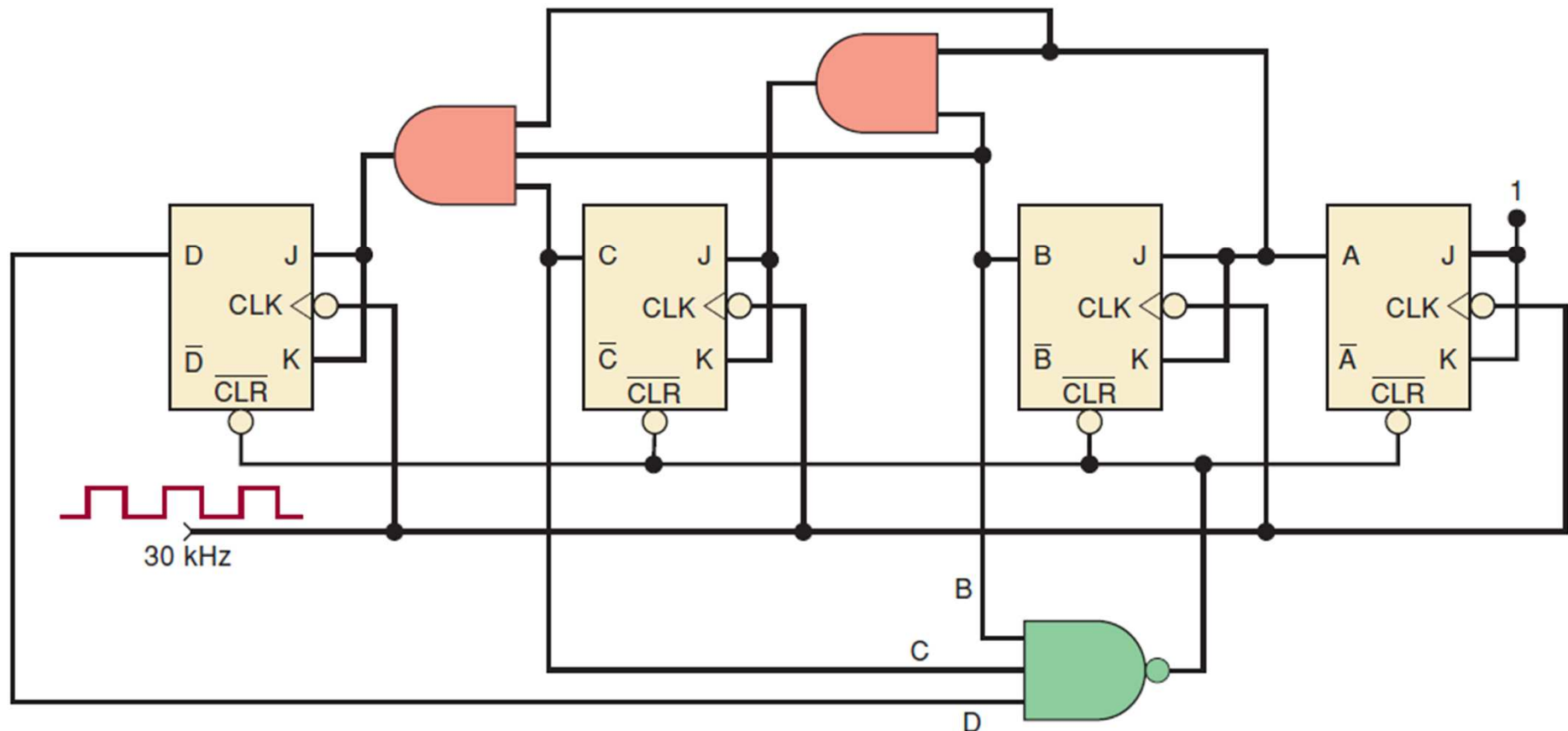
- (a) Qual será o estado dos LEDs quando o contador está armazenando a contagem de 5?
- (b) O que os LEDs vão mostrar quando o clock aplicado ao contador tiver a frequência de 1kHz?
- (c) O estado 110 será visível nos LEDs?

Resposta:

- (a) Como $5_{10} = 101_2$, os LEDs estarão: LIGADO, DESLIGADO, LIGADO
- (b) Com a frequência de 1kHz, os LEDs estarão ligando e desligando tão rápido que para a vista humana vão parecer constantemente acesos, embora com uma intensidade reduzida
- (c) Não. O estado 110 persiste por apenas alguns nanosegundos ao retornar para o estado 000

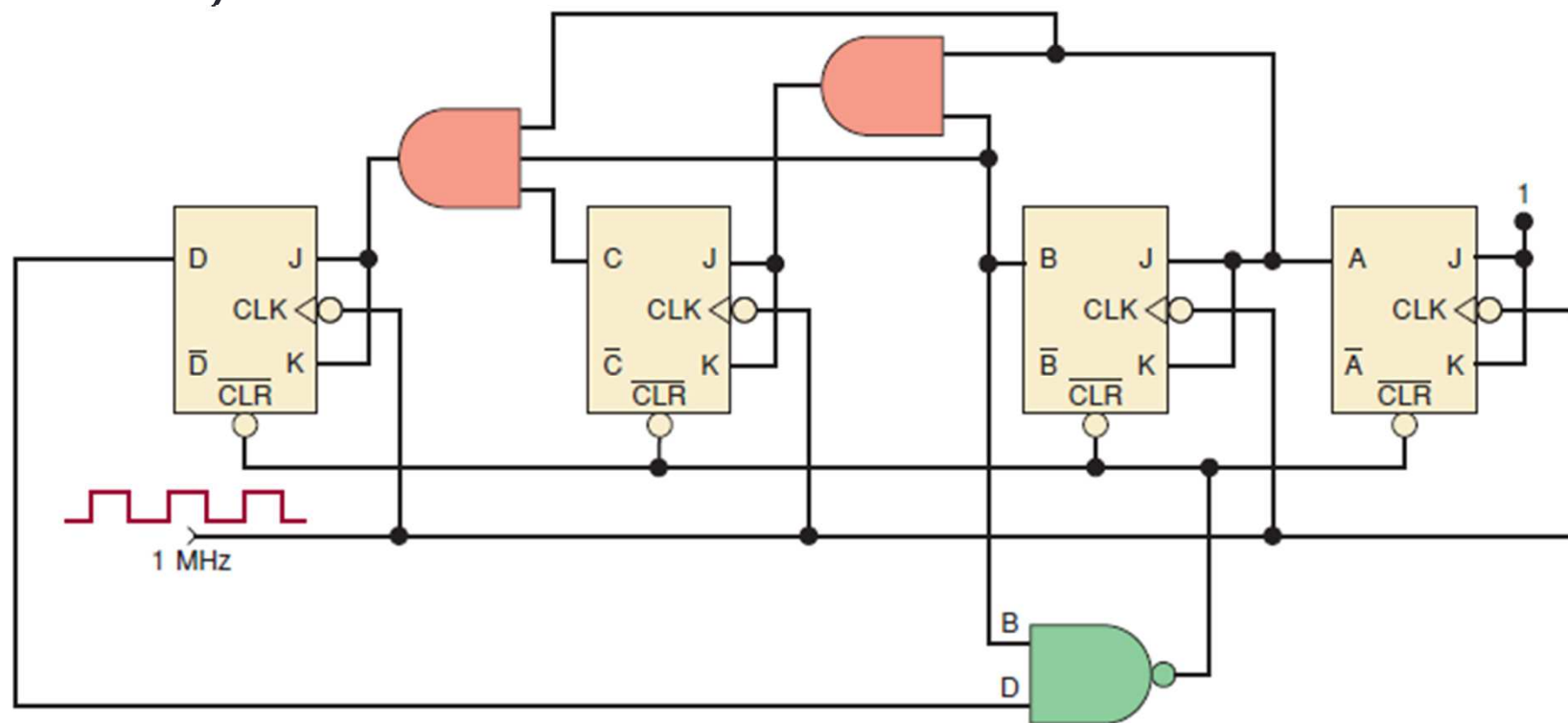
Contadores com MOD-number $< 2^N$

Exemplo: Determine o MOD número para a figura abaixo.
Determine também a frequência na saída D.



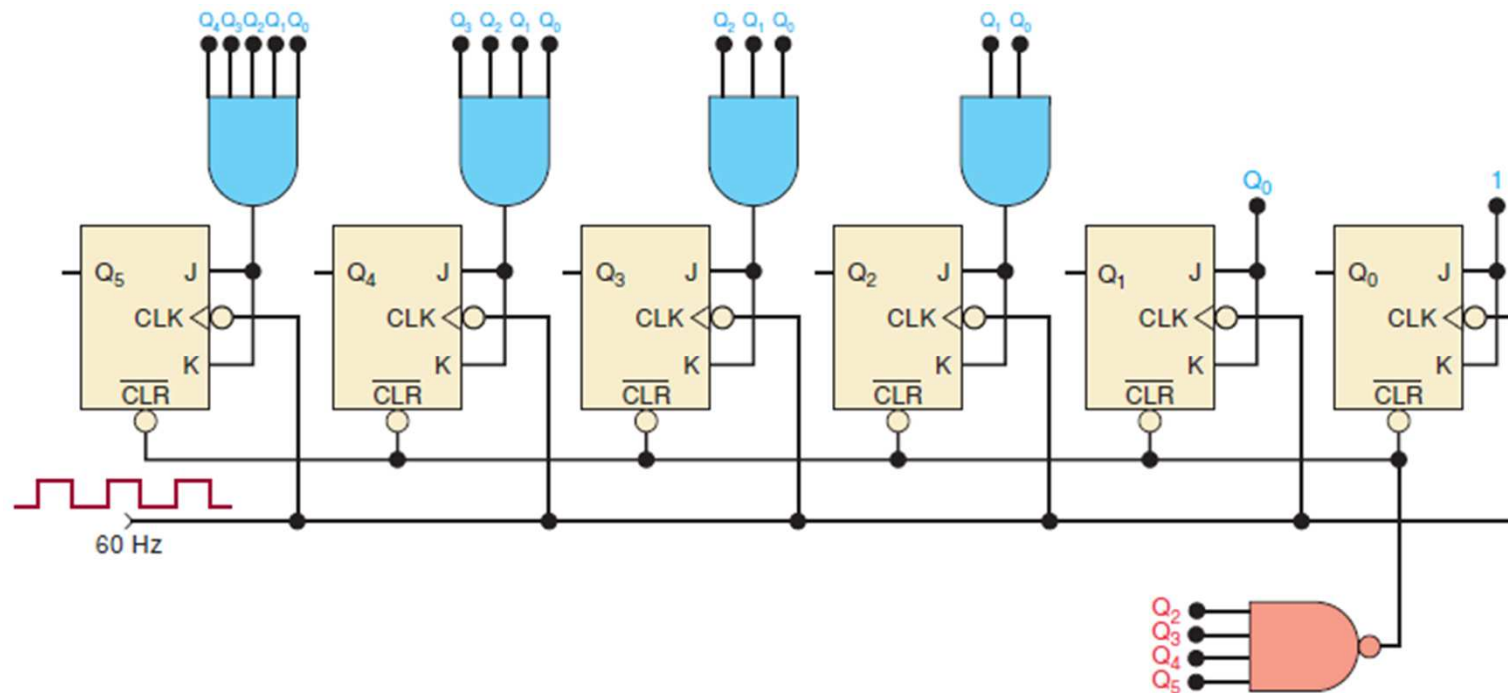
Contadores com MOD-number $< 2^N$

Exemplo: Construa um contador MOD-10 (contador de década)



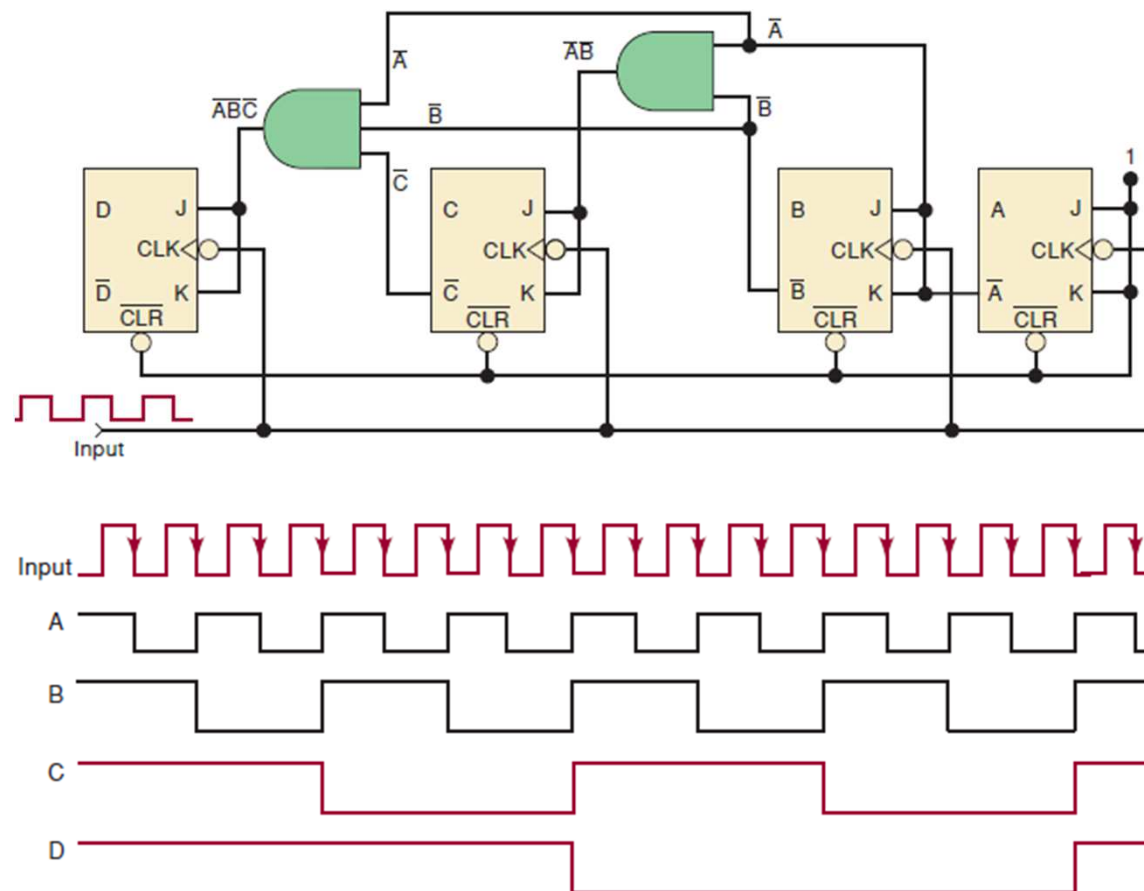
Contadores com MOD-number $< 2^N$

Exemplo: No exemplo do relógio digital, um contador MOD-60 era necessário para dividir a frequência de 60 Hz até 1Hz. Construa esse contador.

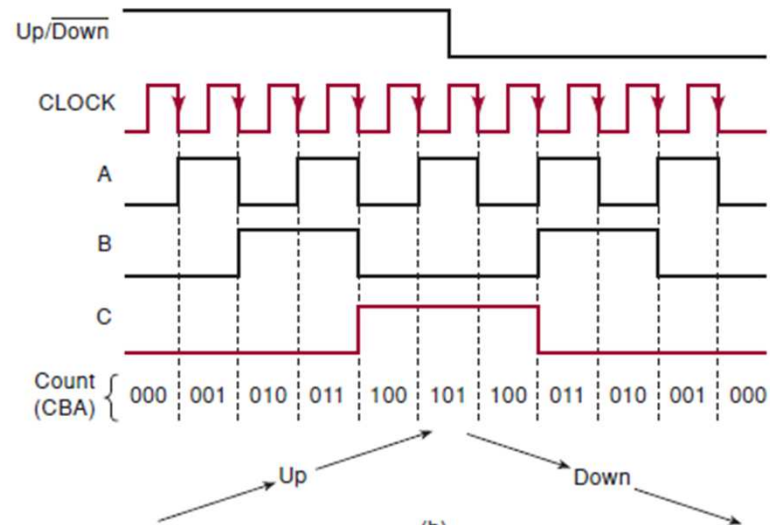
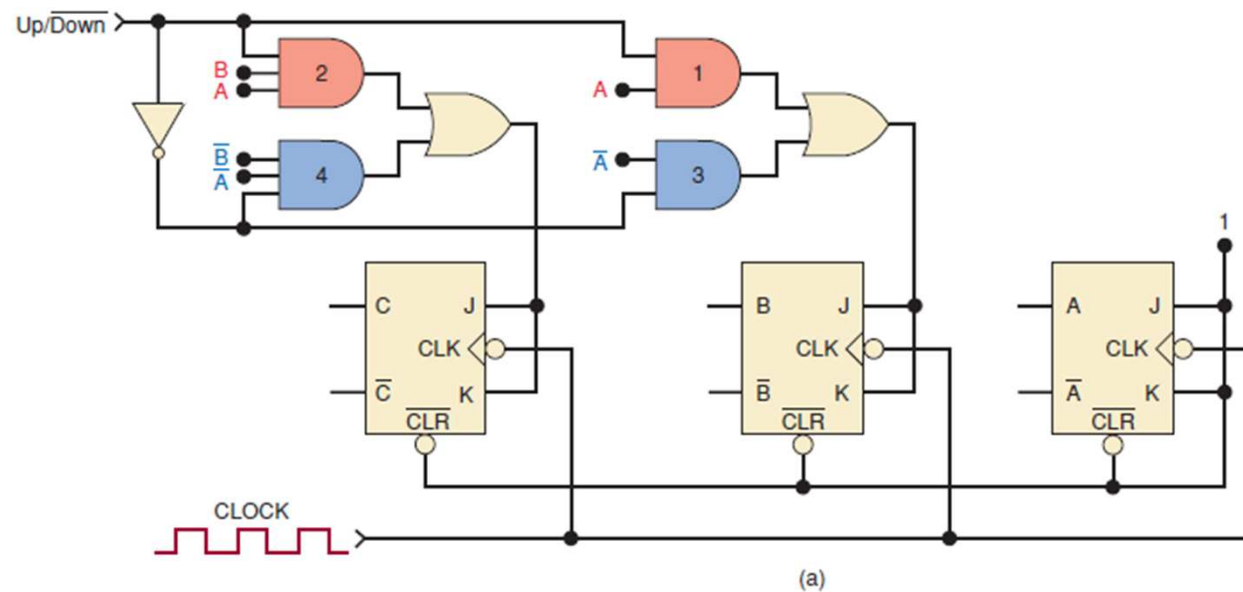


Contadores Síncronos DOWN e UP/DOWN

- Um contador decrescente (DOWN) utiliza as saídas Q invertidas para controlar as entradas J K (toggle):

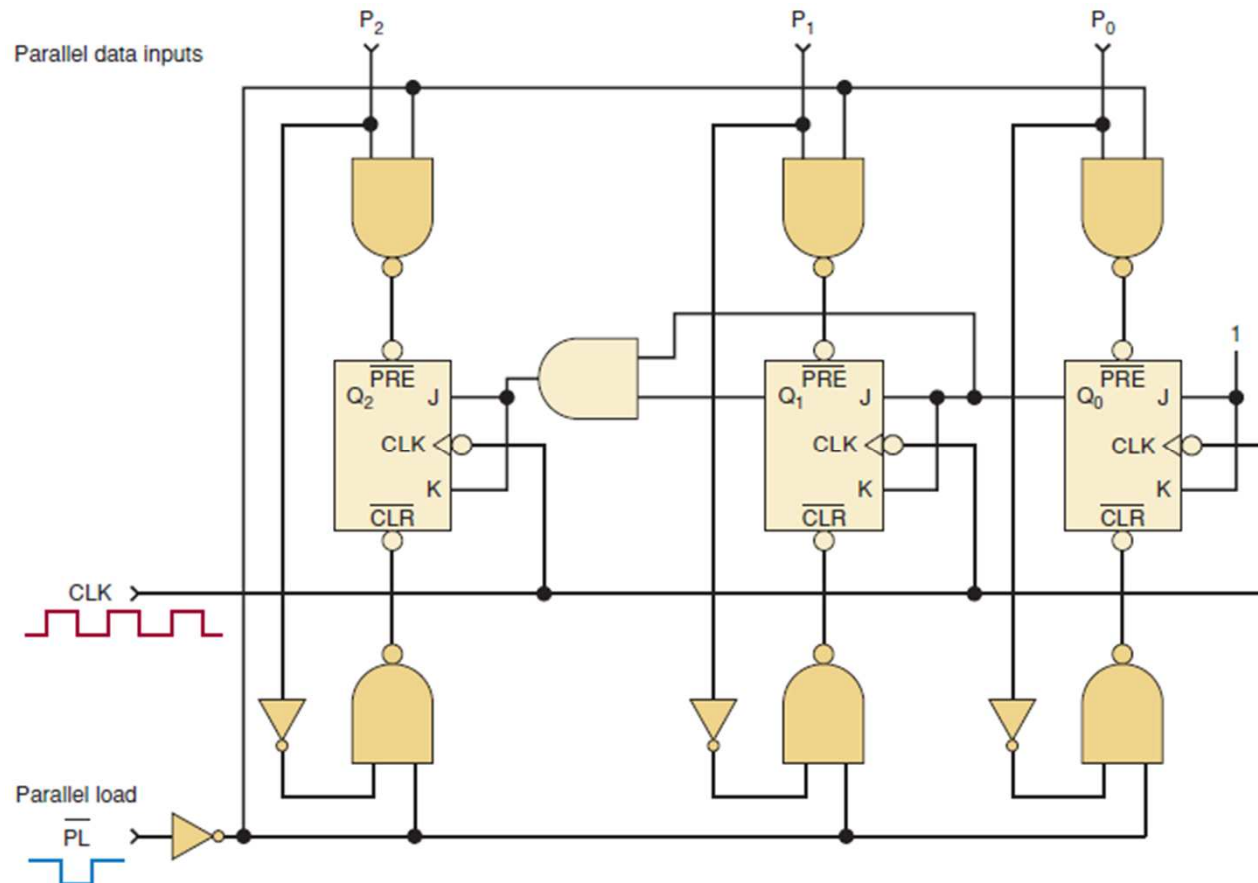


Contador UP/DOWN

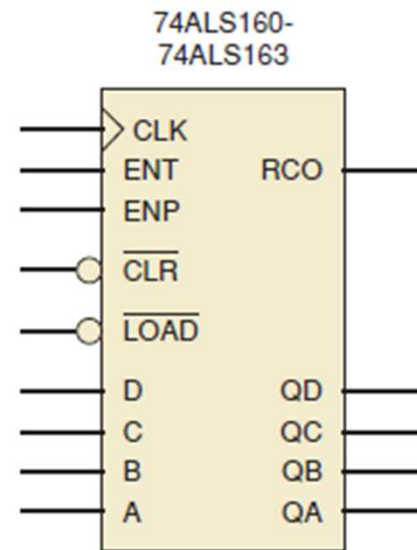


Contadores com PRESET

- O circuito abaixo é um contador com PRESET assíncrono
- Também existem os contadores com PRESET síncronos (ex.: 74LS160,161,162,163)



Contadores com PRESET



(a)

Part Number	Modulus
74ALS160	10
74ALS161	16
74ALS162	10
74ALS163	16

(b)

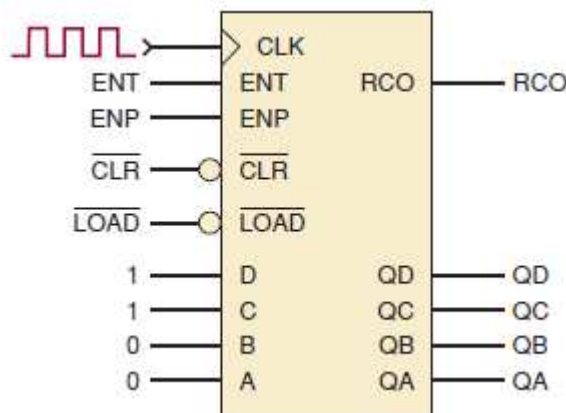
74ALS160-74ALS163 Function Table

$\overline{\text{CLR}}$	$\overline{\text{LOAD}}$	ENP	ENT	CLK	Function	Part Numbers
L	X	X	X	X	Asynch. Clear	74ALS160 & 74ALS161
L	X	X	X	$\uparrow$	Synchr. Clear	74ALS162 & 74ALS163
H	L	X	X	$\uparrow$	Synchr. Load	All
H	H	H	H	$\uparrow$	Count up	All
H	H	L	X	X	No change	All
H	H	X	L	X	No change	All

(c)

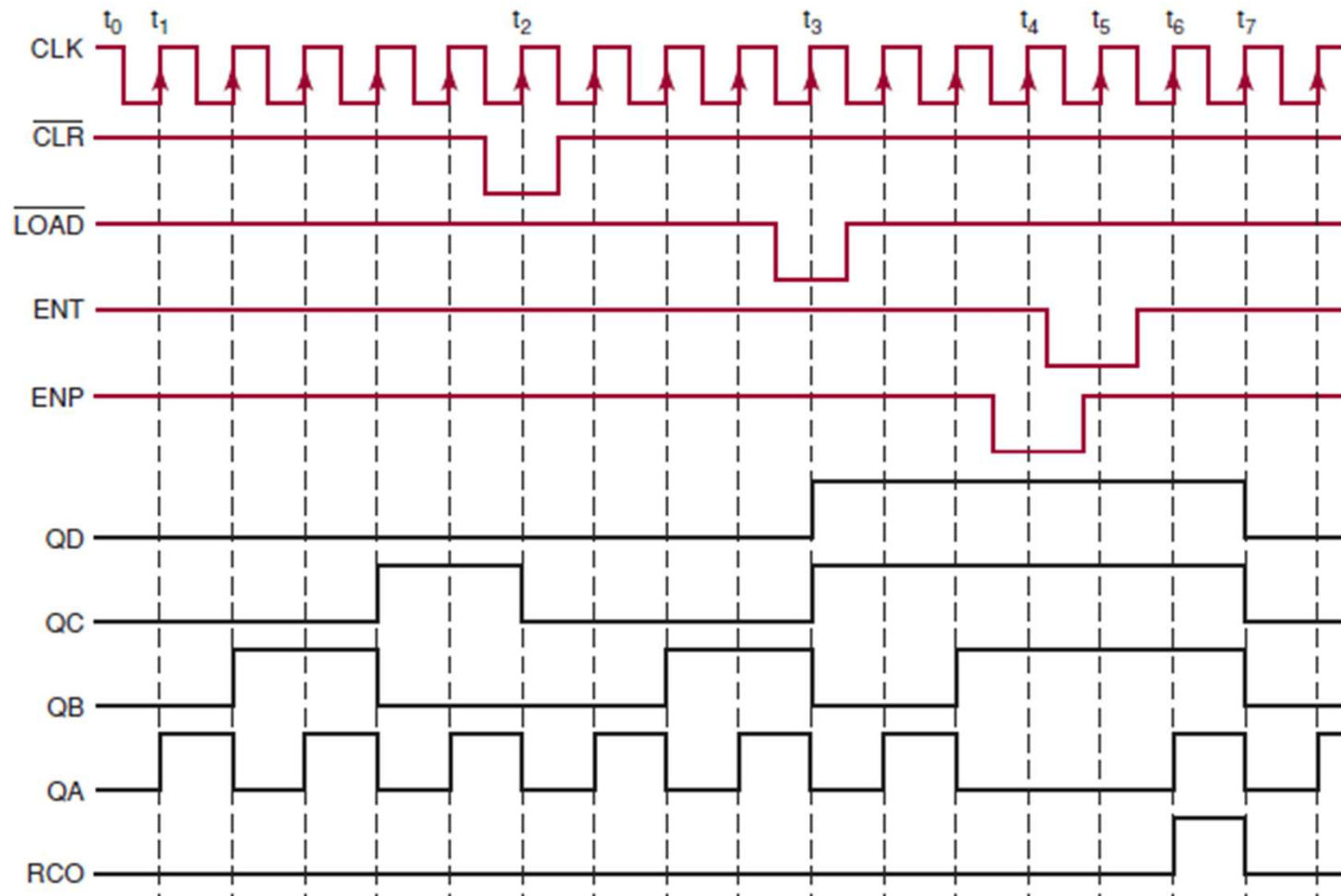
Contadores com PRESET

- Exemplo: Um contador 74LS163 tem as entradas dadas pelo diagrama de tempo dado. A entrada de dados paralela está permanentemente ligada a 1100. Assuma que o contador começa em 0000. Determine as formas de onda de saída do contador.
- A saída RCO fica ativa quando o contador chega no final da contagem



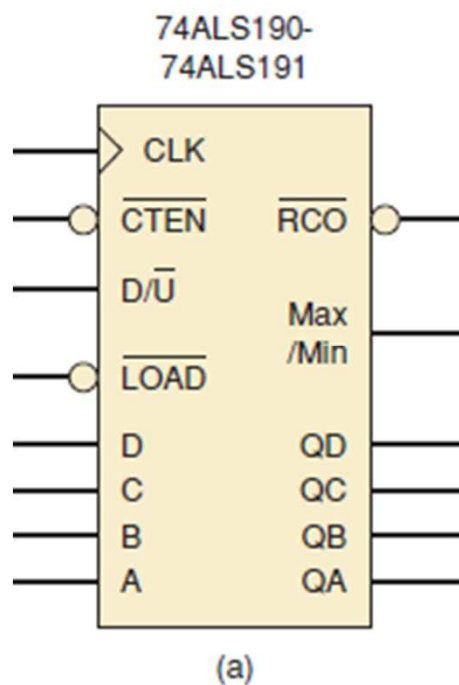
Contadores com PRESET

- Resposta:



Contadores UP/DOWN com PRESET

- Série 74LS190/191 (TTL) e 74HC190/191 (CMOS)
- 74LS190 → MOD-10
- 74LS191 → MOD-16



Part Number	Modulus
74ALS190	10
74ALS191	16

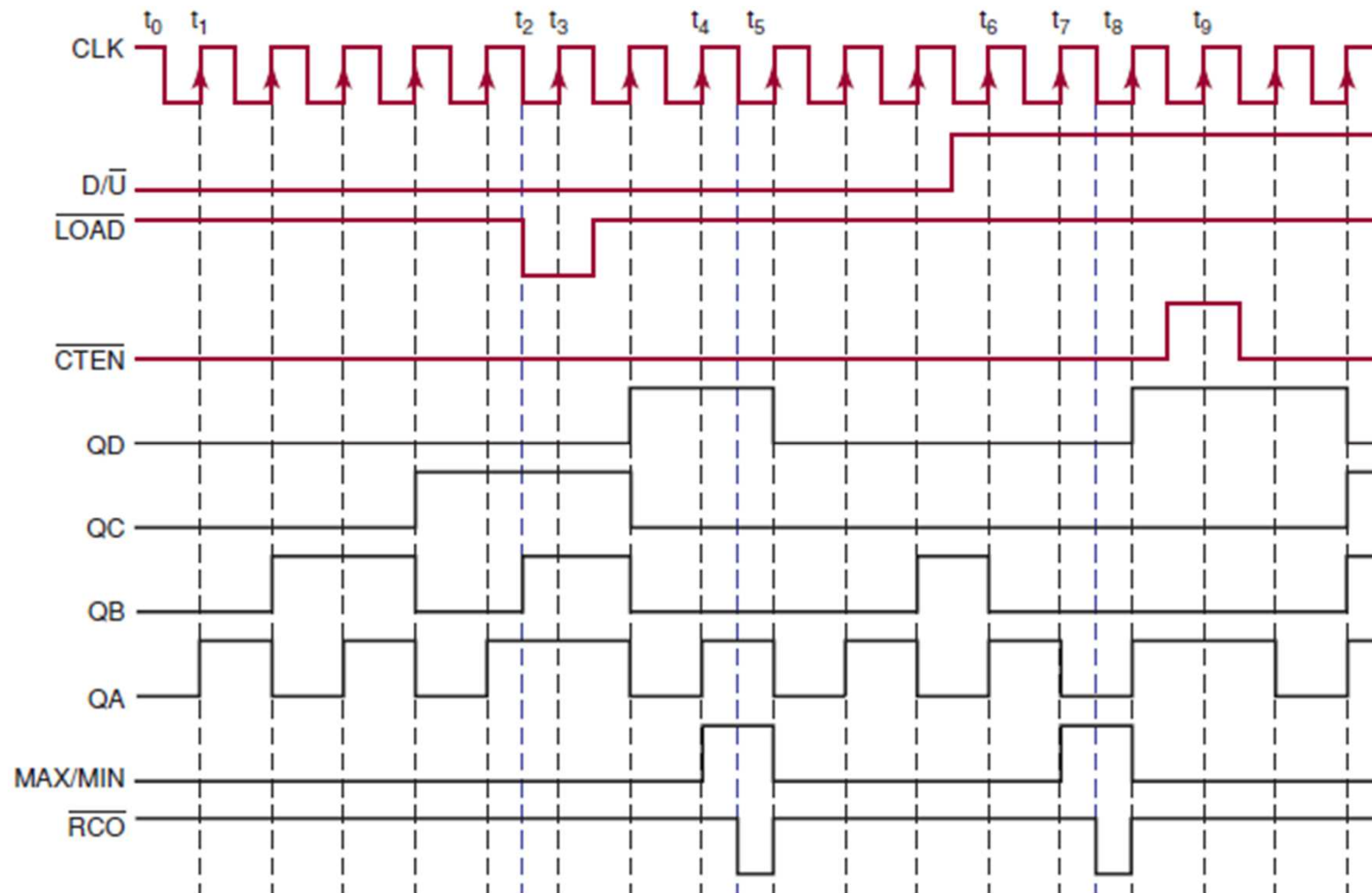
(b)

74ALS190-74ALS191 Function Table

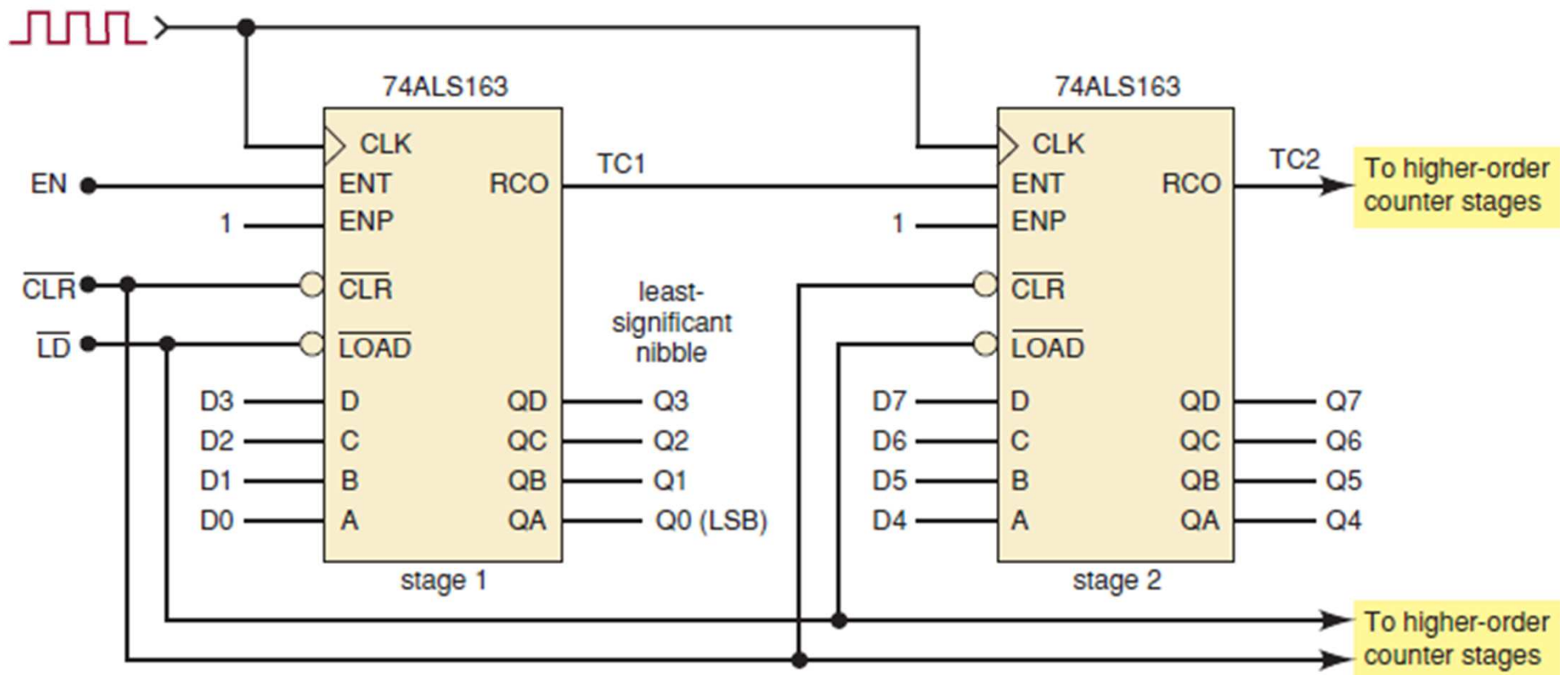
$\overline{\text{LOAD}}$	$\overline{\text{CTEN}}$	D/U	CLK	Function
L	X	X	X	Asynch. Load
H	L	L	$\uparrow$	Count up
H	L	H	$\uparrow$	Count down
H	H	X	X	No change

(c)

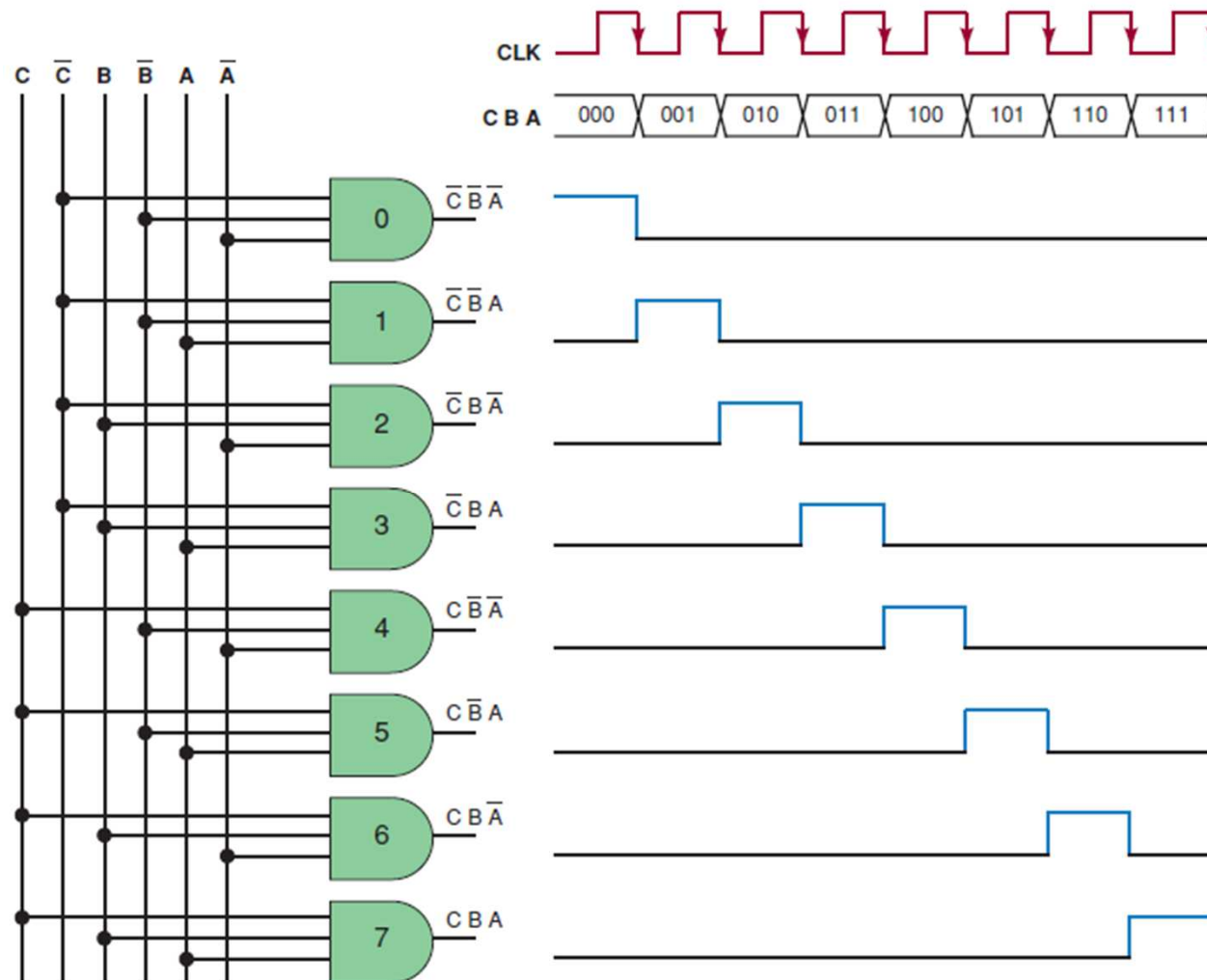
Contadores UP/DOWN com PRESET



Arranjos Multi-estágios

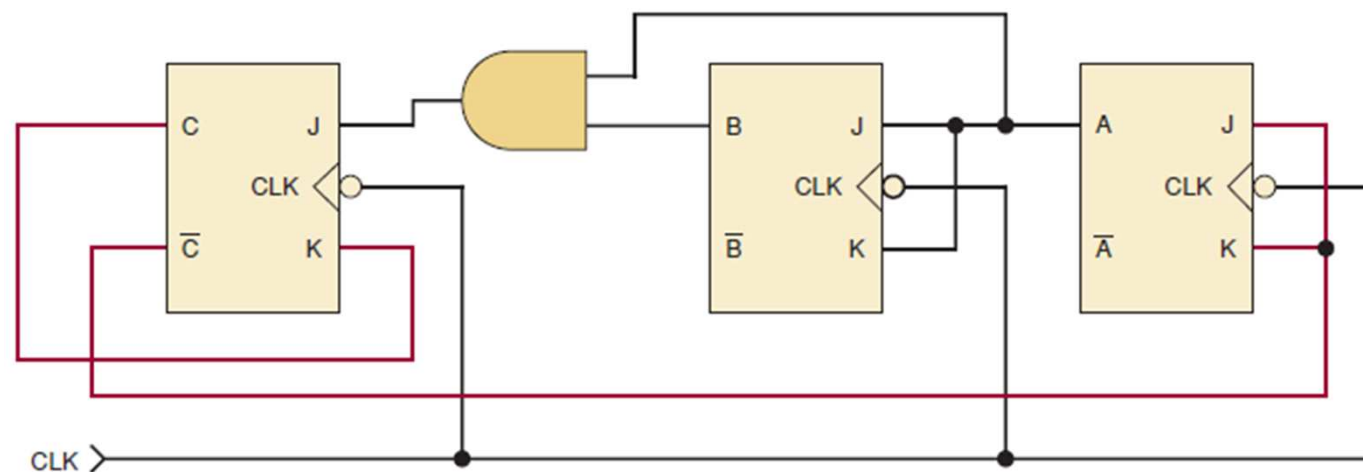


Decodificando um Contador



Análise de Contadores Síncronos

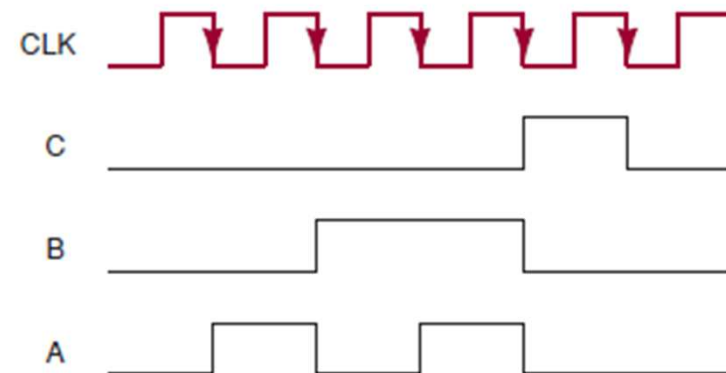
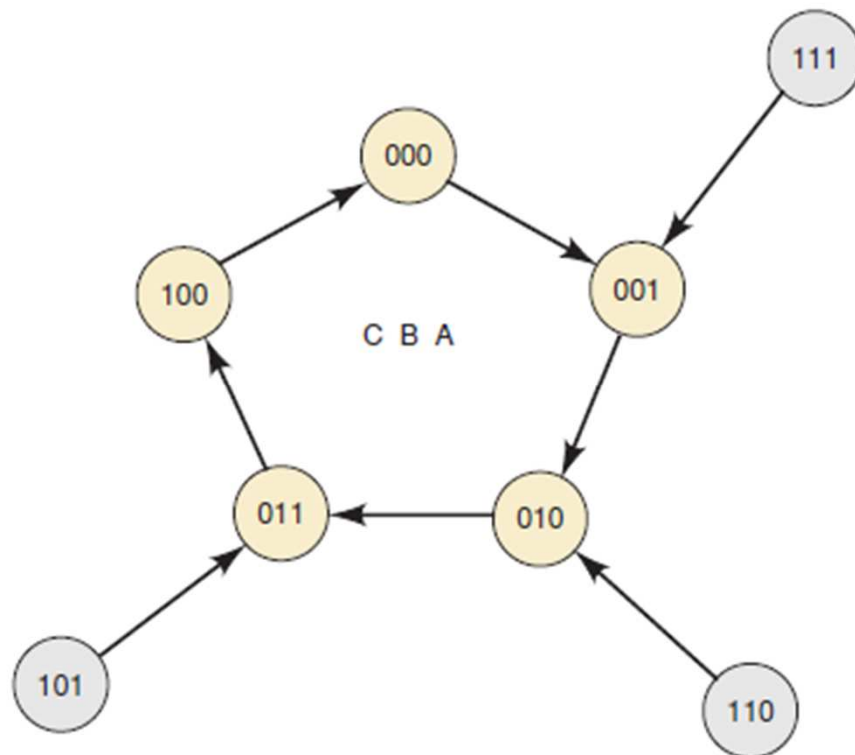
- Qualquer sequência de contagem pode ser obtida
- Vejamos como analisar um contador, isto é, determinar sua sequência de estados
- Construir uma tabela de estado atual e próximo estado
- Considere o circuito abaixo, onde as entradas de controle dos flip-flops estão ligadas segundo as expressões ao lado.



$$\begin{aligned}J_C &= A \cdot B \\K_C &= C \\J_B &= K_B = A \\J_A &= K_A = \bar{C}\end{aligned}$$

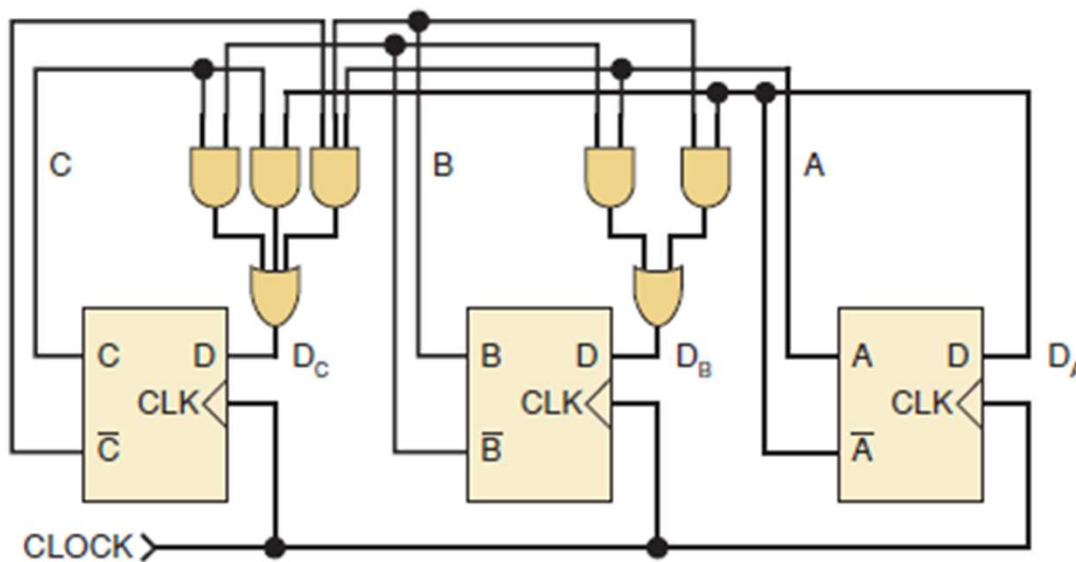
Análise de Contadores Síncronos

- Diagrama de transição de estados



Análise de Contadores Síncronos

- Uma análise semelhante pode ser feita se o circuito usa flip-flops tipo D:



$$\begin{aligned} D_C &= C\bar{B} + C\bar{A} + \bar{C}BA \\ D_B &= \bar{B}A + B\bar{A} \\ D_A &= \bar{A} \end{aligned}$$

$$\begin{aligned} D_C &= C\bar{B} + C\bar{A} + \bar{C}BA = C(\bar{B} + \bar{A}) + \bar{C}BA \\ &= C\bar{B}\bar{A} + \bar{C}(BA) = C \oplus (AB) \\ D_B &= \bar{B}A + B\bar{A} = B \oplus A \\ D_A &= \bar{A} \end{aligned}$$

Análise de Contadores Síncronos

- Tabela:

PRESENT State			Control Inputs			NEXT State		
<i>C</i>	<i>B</i>	<i>A</i>	<i>D_C</i>	<i>D_B</i>	<i>D_A</i>	<i>C</i>	<i>B</i>	<i>A</i>
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	1	1	0	1	1	0
1	1	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0

- Se mais um bit (flip-flop D) fosse adicionado ao contador, teríamos:

$$D_D = D \oplus (A B C)$$

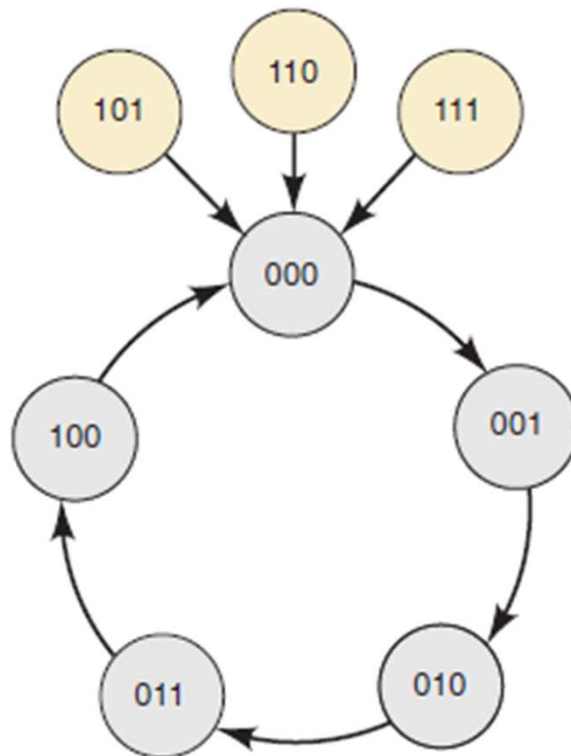
Projeto de Contadores Síncronos

- Podemos projetar contadores síncronos para uma sequência arbitrária de estados
- Precisamos antes rever o funcionamento do flip-flop J-K, através da tabela de excitação:

Transition at FF Output	PRESENT State Q_n	NEXT State Q_{n+1}	J	K
$0 \rightarrow 0$	0	0	0	x
$0 \rightarrow 1$	0	1	1	x
$1 \rightarrow 0$	1	0	x	1
$1 \rightarrow 1$	1	1	x	0

Projeto de Contadores Síncronos

- Procedimento de projeto:
 1. Determine o número de flip-flops necessários
 2. Desenhe o diagrama de estados desejado. Por exemplo:



Projeto de Contadores Síncronos

3. Desenhe uma tabela que lista os estados presentes e o próximo estado de cada estado presente:

	PRESENT State			NEXT State		
	<i>C</i>	<i>B</i>	<i>A</i>	<i>C</i>	<i>B</i>	<i>A</i>
Line 1	0	0	0	0	0	1
2	0	0	1	0	1	0
3	0	1	0	0	1	1
4	0	1	1	1	0	0
5	1	0	0	0	0	0
6	1	0	1	0	0	0
7	1	1	0	0	0	0
8	1	1	1	0	0	0

Projeto de Contadores Síncronos

4. Acrescente as colunas J e K para cada flip-flop:

	PRESENT State			NEXT State								
	C	B	A	C	B	A	J _C	K _C	J _B	K _B	J _A	K _A
Line 1	0	0	0	0	0	1	0	x	0	x	1	x
2	0	0	1	0	1	0	0	x	1	x	x	1
3	0	1	0	0	1	1	0	x	x	0	1	x
4	0	1	1	1	0	0	1	x	x	1	x	1
5	1	0	0	0	0	0	x	1	0	x	0	x
6	1	0	1	0	0	0	x	1	0	x	x	1
7	1	1	0	0	0	0	x	1	x	1	0	x
8	1	1	1	0	0	0	x	1	x	1	x	1

Projeto de Contadores Síncronos

5. Projete o circuito lógico que gera as saídas J e K tendo como entradas o **estado presente**.

PRESENT				
C	B	A	J_A	K_A
0	0	0	1	x
0	0	1	x	1
0	1	0	1	x
0	1	1	x	1
1	0	0	0	x
1	0	1	x	1
1	1	0	0	x
1	1	1	x	1

	$\bar{A}$	A
$\bar{C}\bar{B}$	1	X
$\bar{C}B$	1	X
CB	0	X
$C\bar{B}$	0	X

 $J_A = \bar{C}$

	$\bar{A}$	A
$\bar{C}\bar{B}$	X	1
$\bar{C}B$	X	1
CB	X	1
$C\bar{B}$	X	1

 $K_A = 1$

	$\bar{A}$	A
$\bar{C}\bar{B}$	0	1
$\bar{C}B$	X	X
CB	X	X
$C\bar{B}$	0	0

 $J_B = \bar{C}A$

	$\bar{A}$	A
$\bar{C}\bar{B}$	X	X
$\bar{C}B$	0	1
CB	1	1
$C\bar{B}$	X	X

 $K_B = C + A$

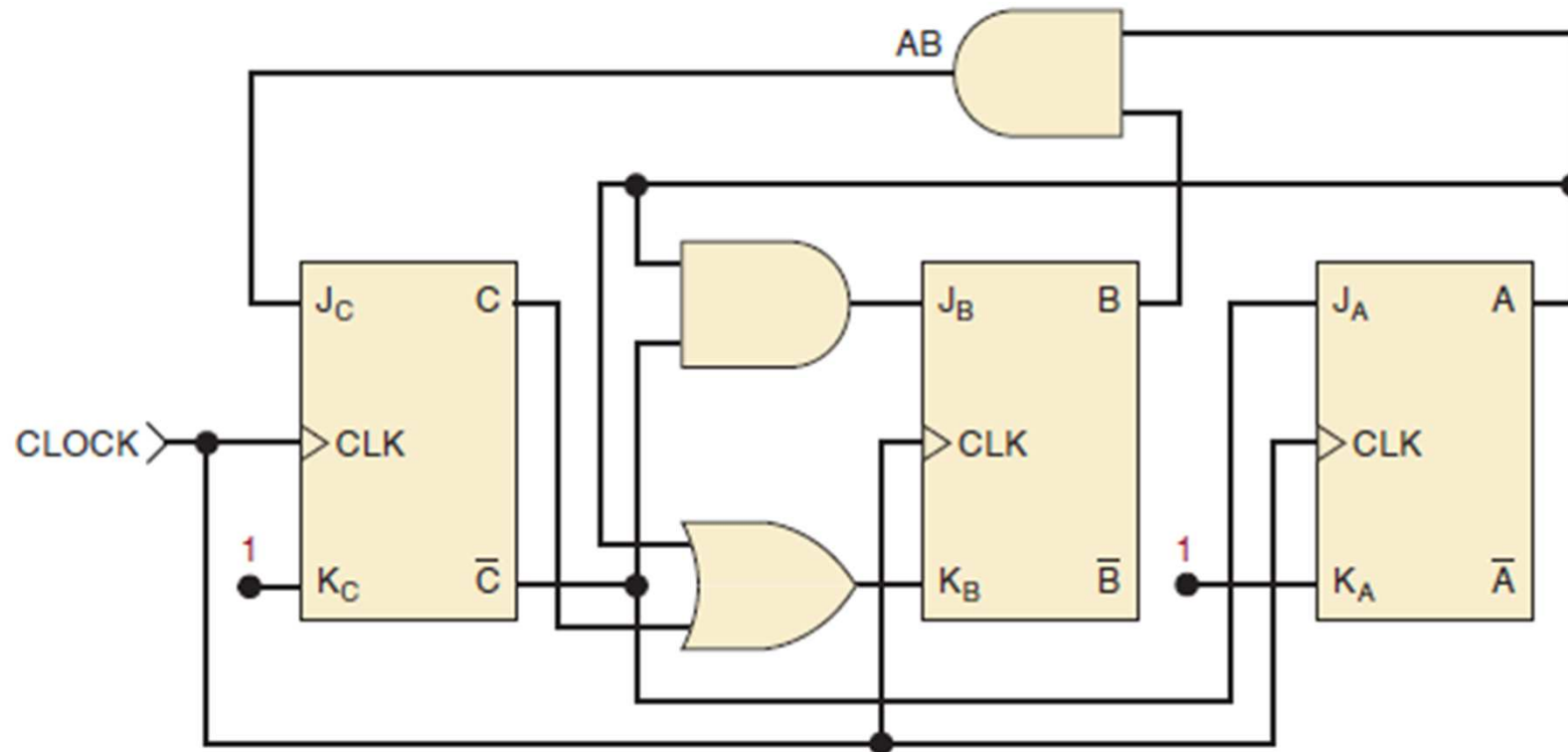
	$\bar{A}$	A
$\bar{C}\bar{B}$	0	0
$\bar{C}B$	0	1
CB	X	X
$C\bar{B}$	X	X

 $J_C = BA$

	$\bar{A}$	A
$\bar{C}\bar{B}$	X	X
$\bar{C}B$	X	X
CB	1	1
$C\bar{B}$	1	1

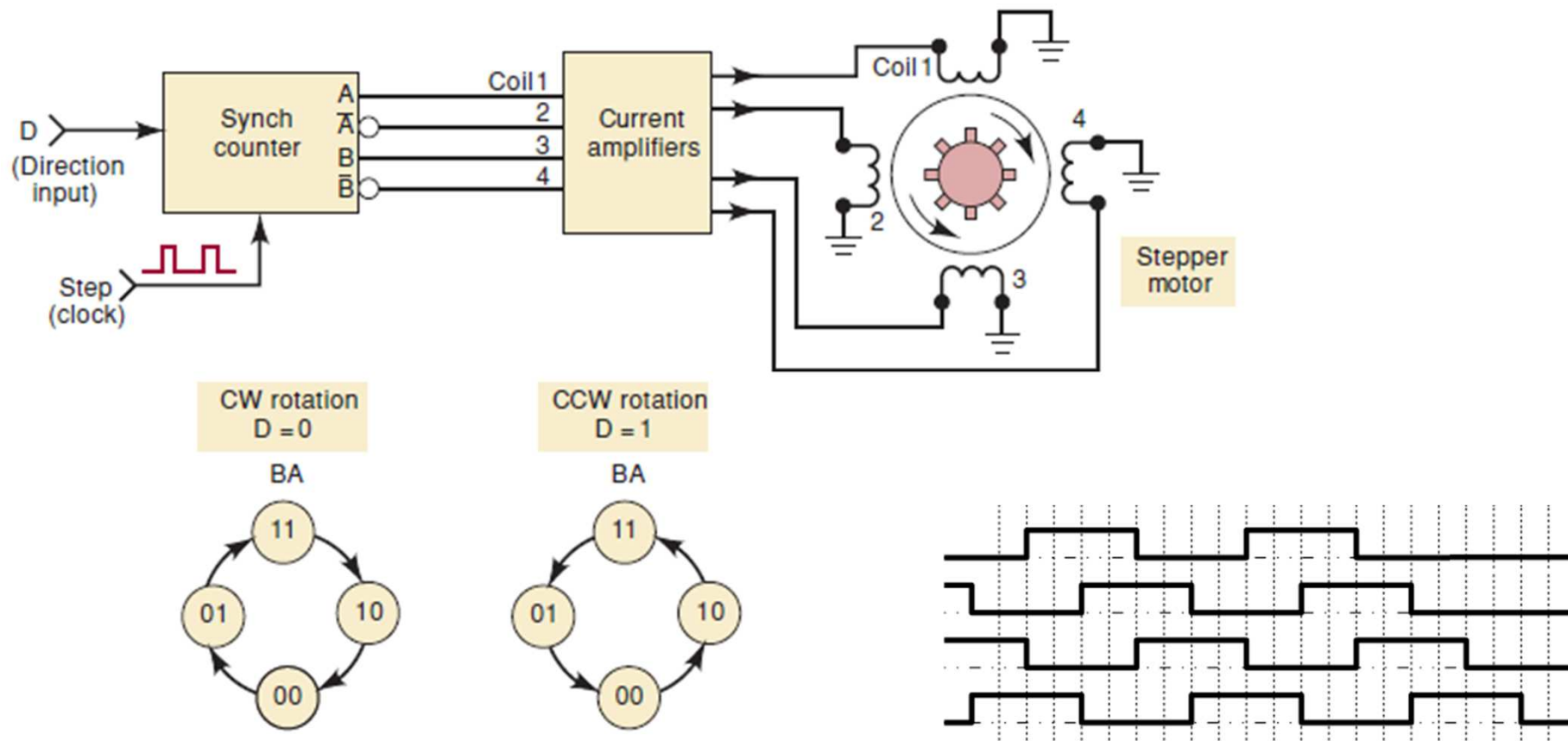
 $K_C = 1$

- Circuito final:



Projeto de Contadores Síncronos

Exemplo: O driver de um motor de passo pode ser projetado usando flip-flops



Projeto de Contadores Síncronos

PRESENT State			NEXT State		Control Inputs			
D	B	A	B	A	J _B	K _B	J _A	K _A
0	0	0	0	1	0	x	1	x
0	0	1	1	1	1	x	x	0
0	1	0	0	0	x	1	0	x
0	1	1	1	0	x	0	x	1
1	0	0	1	0	1	x	0	x
1	0	1	0	0	0	x	x	1
1	1	0	1	1	x	0	1	x
1	1	1	0	1	x	1	x	0

	$\bar{D}$	D
$B\bar{A}$	0	1
$\bar{B}A$	1	0
BA	x	x
$B\bar{A}$	x	x

$$J_B = \bar{D}A + D\bar{A} \\ = D \oplus A$$

	$\bar{D}$	D
$\bar{B}A$	x	x
$\bar{B}A$	x	x
BA	0	1
$B\bar{A}$	1	0

$$K_B = \bar{D}\bar{A} + DA \\ = D \oplus A$$

	$\bar{D}$	D
$B\bar{A}$	1	0
$\bar{B}A$	x	x
BA	x	x
$B\bar{A}$	0	1

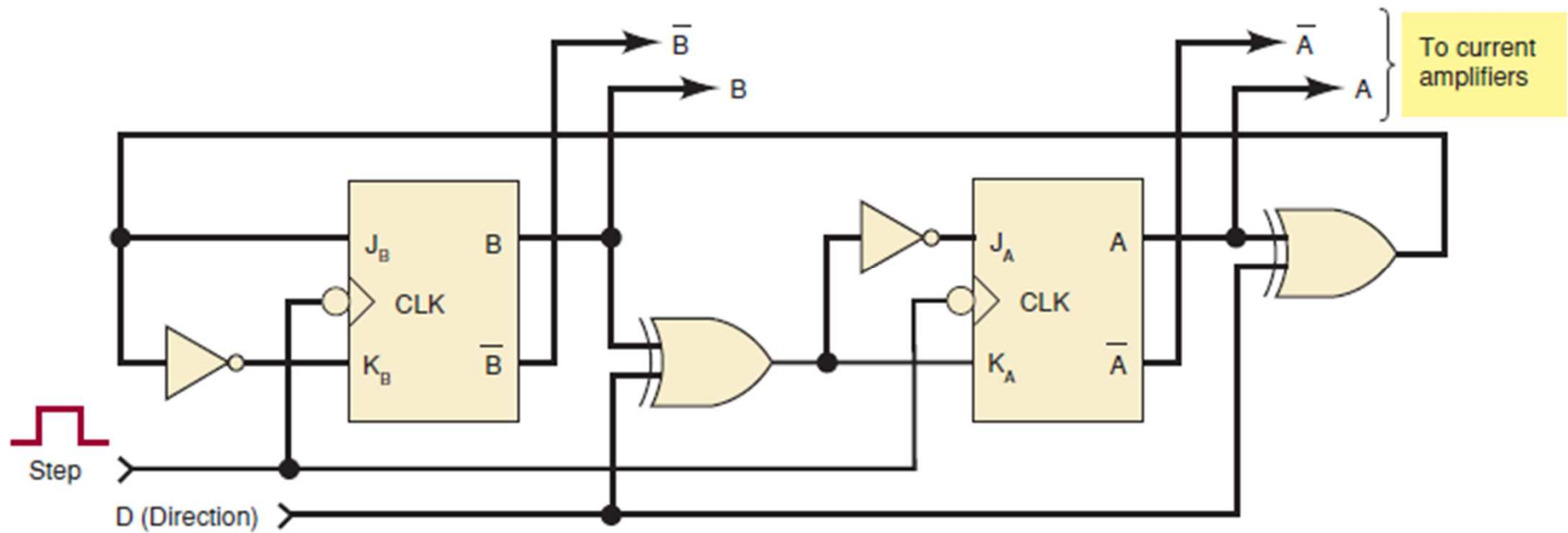
$$J_A = \bar{D}\bar{B} + DB \\ = D \oplus B$$

	$\bar{D}$	D
$B\bar{A}$	x	x
$\bar{B}A$	0	1
BA	1	0
$B\bar{A}$	x	x

$$K_A = \bar{D}B + D\bar{B} \\ = D \oplus B$$

Projeto de Contadores Síncronos

- Circuito:



Projeto de Contadores Síncronos

- Podemos também usar flip-flops D
- Neste caso, o próximo estado coincide com as entradas D da sequência de flip-flops
- Exemplo: contador de três bits: (Módulo-5)

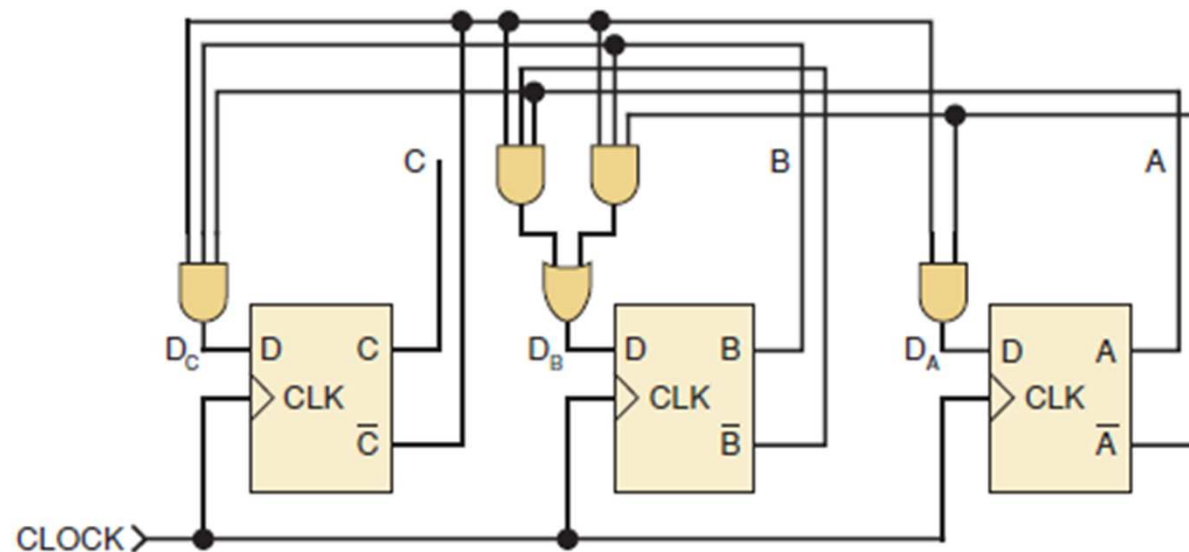
PRESENT State			NEXT State			Control Inputs		
C	B	A	C	B	A	D _C	D _B	D _A
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0

Projeto de Contadores Síncronos

	$\bar{A}$	A
$\bar{C}\bar{B}$	0	0
$\bar{C}B$	0	1
CB	0	0
$C\bar{B}$	0	0
$D_C = \bar{C}BA$		

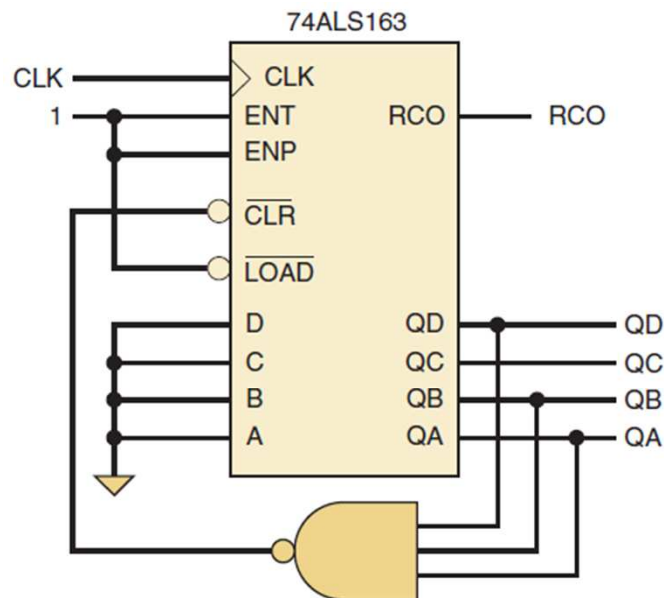
	$\bar{A}$	A
$\bar{C}\bar{B}$	0	1
$\bar{C}B$	1	0
CB	0	0
$C\bar{B}$	0	0
$D_B = \bar{C}\bar{B}A + \bar{C}B\bar{A}$		

	$\bar{A}$	A
$\bar{C}\bar{B}$	1	0
$\bar{C}B$	1	0
CB	0	0
$C\bar{B}$	0	0
$D_A = \bar{C}\bar{A}$		

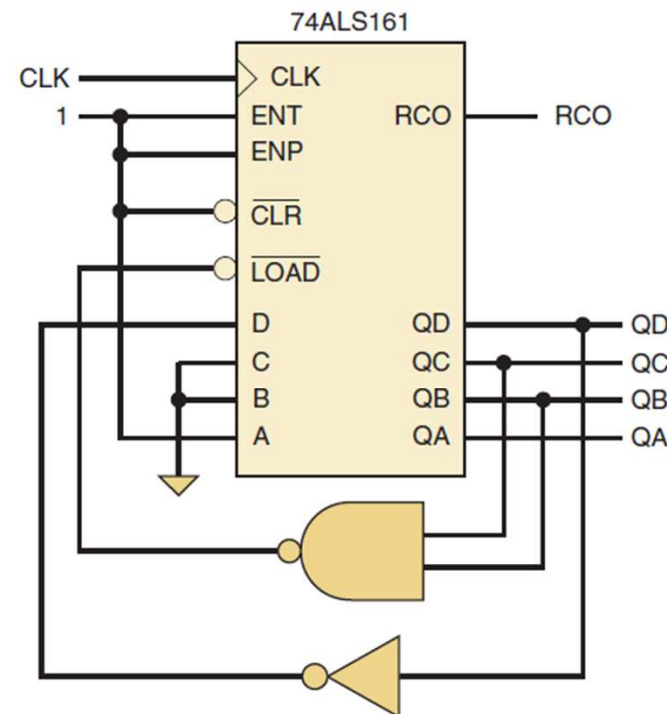


Exercícios

1. (7.21 e 7.22) Para as Figuras (a) e (b) a seguir:
 - a. Desenhe o diagrama de estados para as saídas QD, QC, QB, QA
 - b. Determine o módulo do contador
 - c. Qual a relação entre a frequência de saída do MSB (QD) para a frequência do clock de entrada?
 - d. Qual o ciclo de trabalho da forma de onda de saída (MSB)



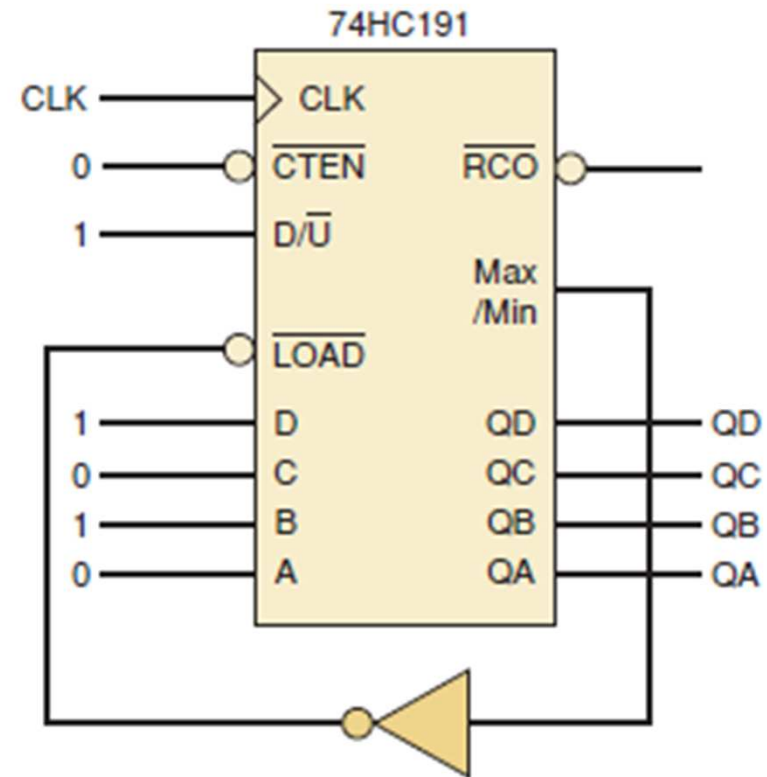
(a)



(b)

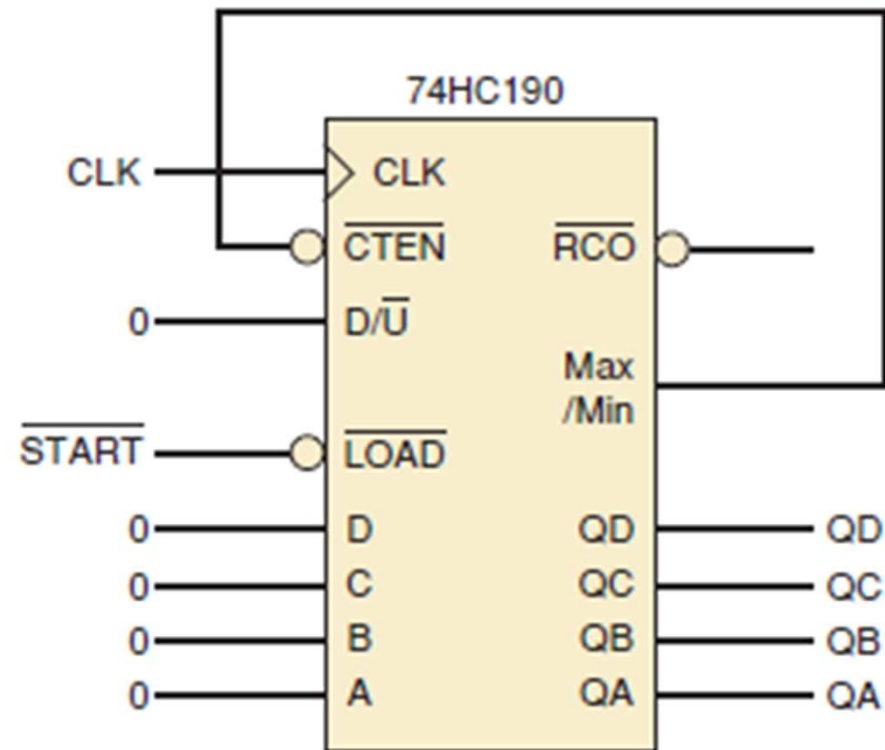
Exercícios

- (7.23) No circuito dado:
 - a) Desenhe o diagrama de tempo para as saídas QA, QB, QC, QD
 - b) Qual é o módulo do contador?
 - c) Qual é a sequência de contagem? Conta UP ou DOWN?
 - d) Podemos produzir o mesmo módulo com um 74HC190? Podemos produzir a mesma sequência com um 74HC190?

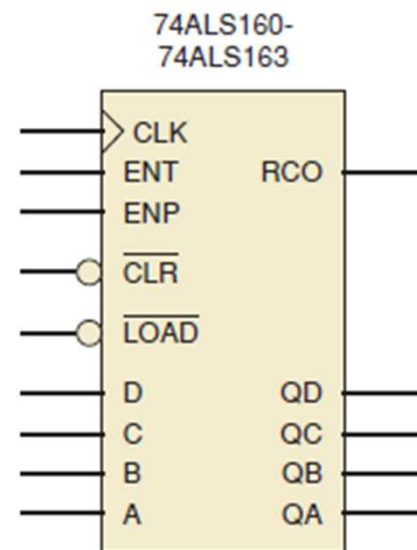


Exercícios

- (7.24) No circuito dado:
 - a) Qual é a saída QD, QC, QB, QA do contador quando $\overline{START}$ está em nível BAIXO?
 - b) Descreva o que acontece se $\overline{START}$ for momentaneamente para nível BAIXO e retornar para nível ALTO.
 - c) Qual é o módulo-número do contador?



74LS160/161/162/163



(a)

Part Number	Modulus
74ALS160	10
74ALS161	16
74ALS162	10
74ALS163	16

(b)

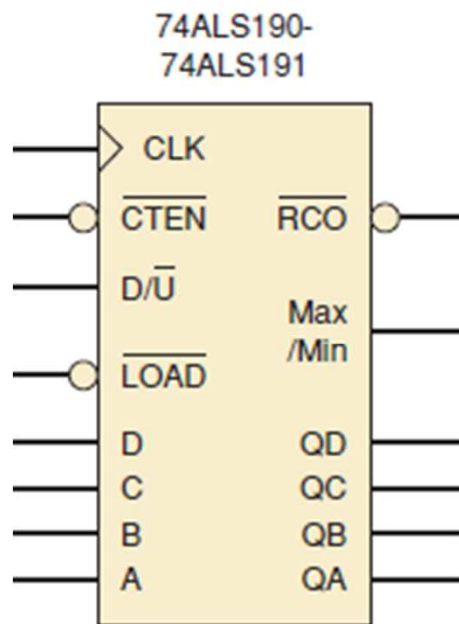
74ALS160-74ALS163 Function Table

$\overline{\text{CLR}}$	$\overline{\text{LOAD}}$	ENP	ENT	CLK	Function	Part Numbers
L	X	X	X	X	Asynch. Clear	74ALS160 & 74ALS161
L	X	X	X	$\uparrow$	Synchr. Clear	74ALS162 & 74ALS163
H	L	X	X	$\uparrow$	Synchr. Load	All
H	H	H	H	$\uparrow$	Count up	All
H	H	L	X	X	No change	All
H	H	X	L	X	No change	All

(c)

74LS190/191 e 74HC190/191

- Série 74LS190/191 (TTL) e 74HC190/191 (CMOS)
- 74LS190 → MOD-10
- 74LS191 → MOD-16



(a)

Part Number	Modulus
74ALS190	10
74ALS191	16

(b)

74ALS190-74ALS191 Function Table

$\overline{\text{LOAD}}$	$\overline{\text{CTEN}}$	$\text{D}/\overline{\text{U}}$	CLK	Function
L	X	X	X	Asynch. Load
H	L	L	$\uparrow$	Count up
H	L	H	$\uparrow$	Count down
H	H	X	X	No change

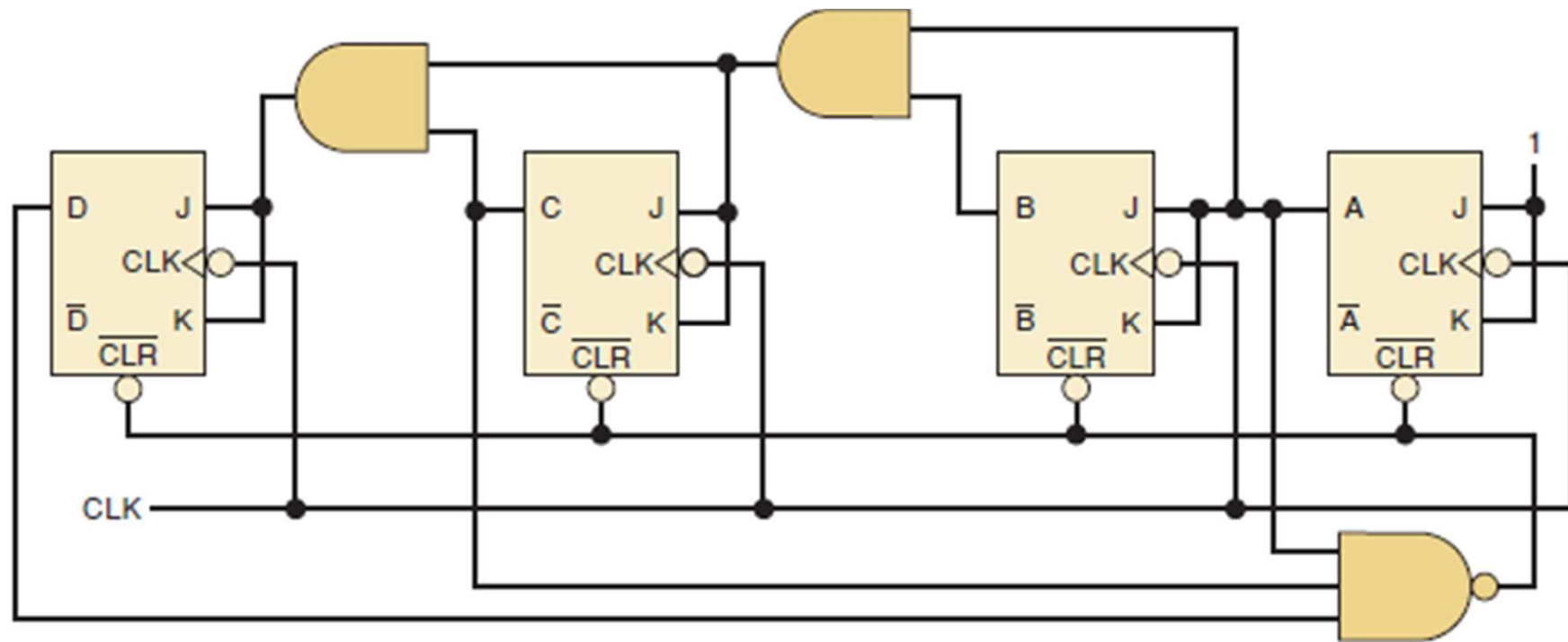
(c)

Exercícios

- (7.25) Desenhe o esquemático para criar um contador módulo-6 que utiliza:
 - a) O controle CLEAR em um 74LS160
 - b) O controle CLEAR em um 74LS162
- (7.26) Desenhe o esquemático para criar um contador módulo-6 que produza a seguinte sequência de contagem:
 - a) 1,2,3,4,5,6 e repete, com um 74LS162
 - b) 5,4,3,2,1,0 e repete, com um 74LS190
 - c) 6,5,4,3,2,1 e repete, com um 74LS190

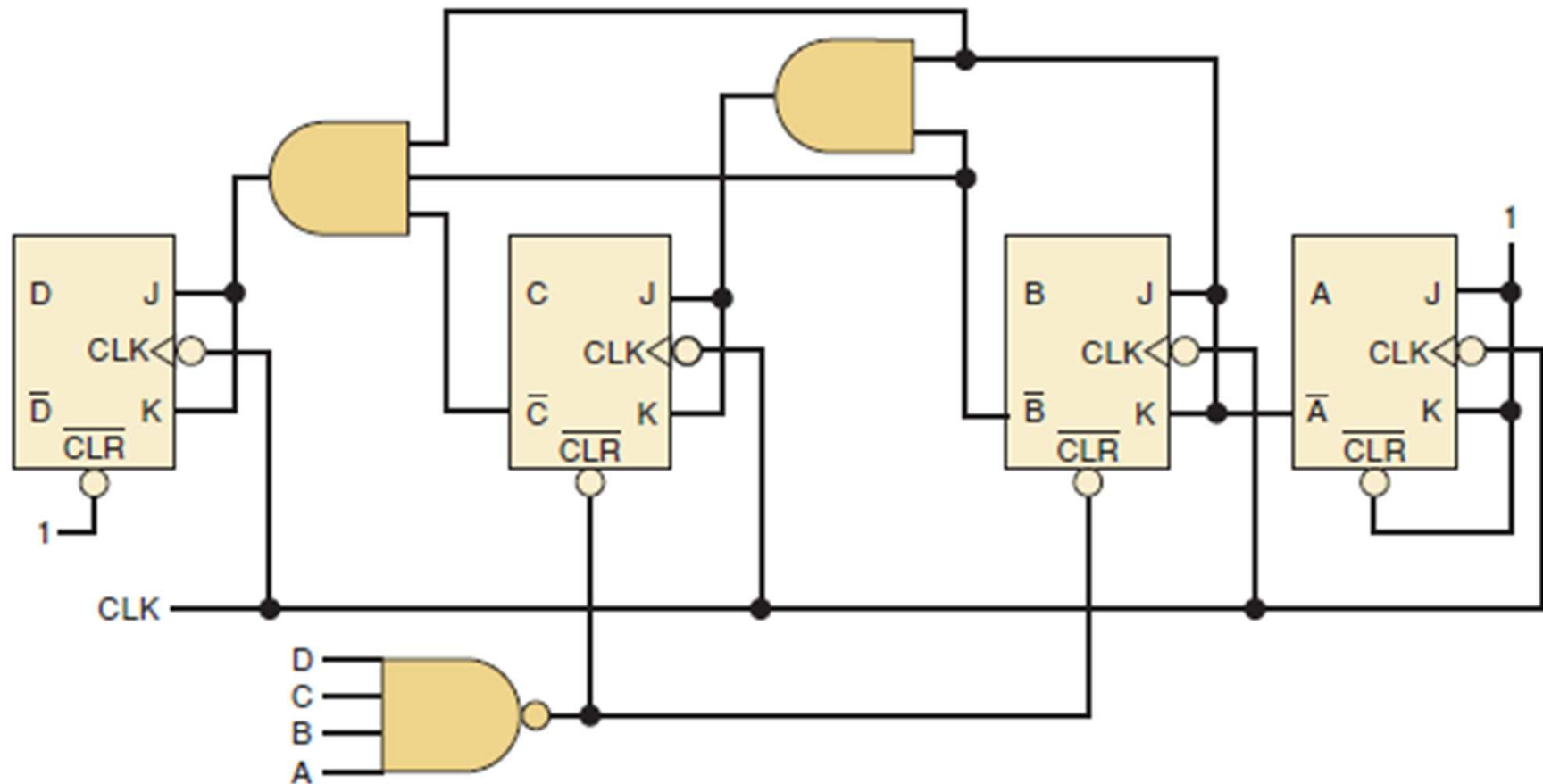
Exercícios

- (7.37) Analise o contador síncrono abaixo. Desenhe o seu diagrama de tempo e determine o seu módulo



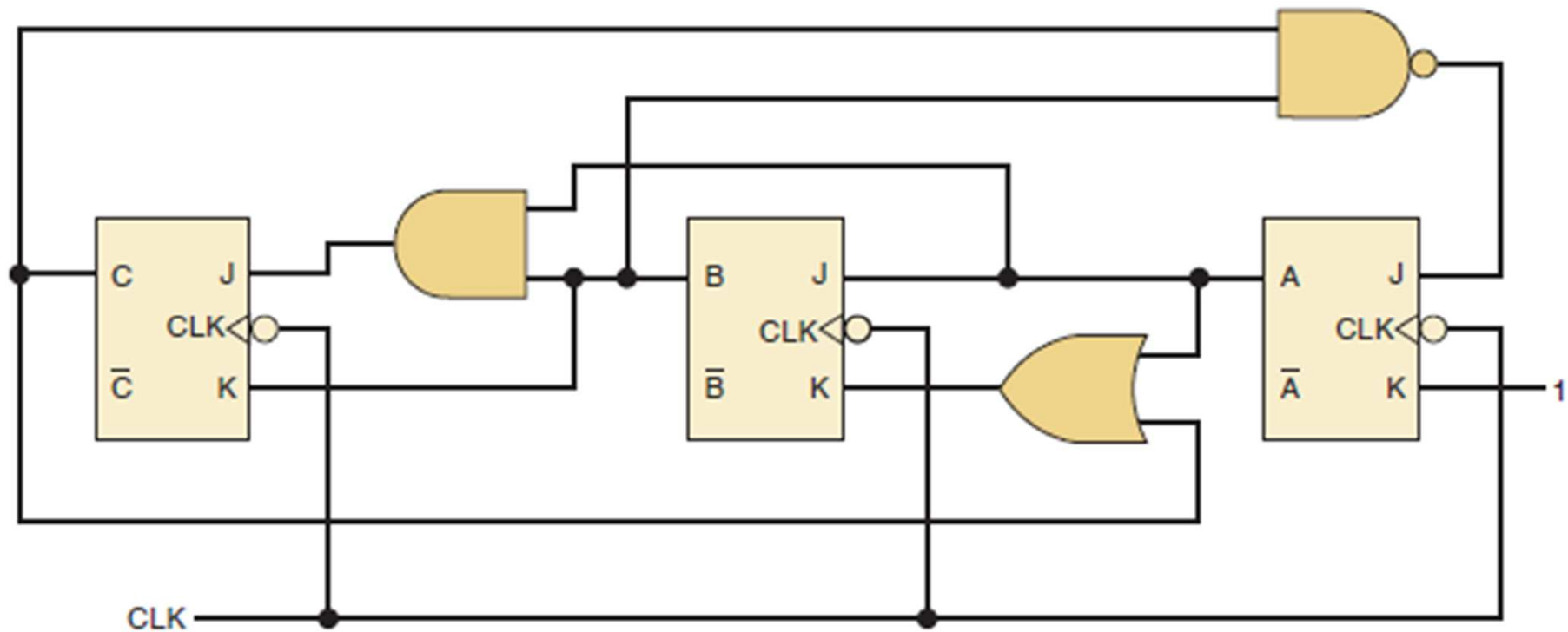
Exercícios

- (7.38) Analise o contador síncrono abaixo. Desenhe o seu diagrama de tempo e determine o seu módulo



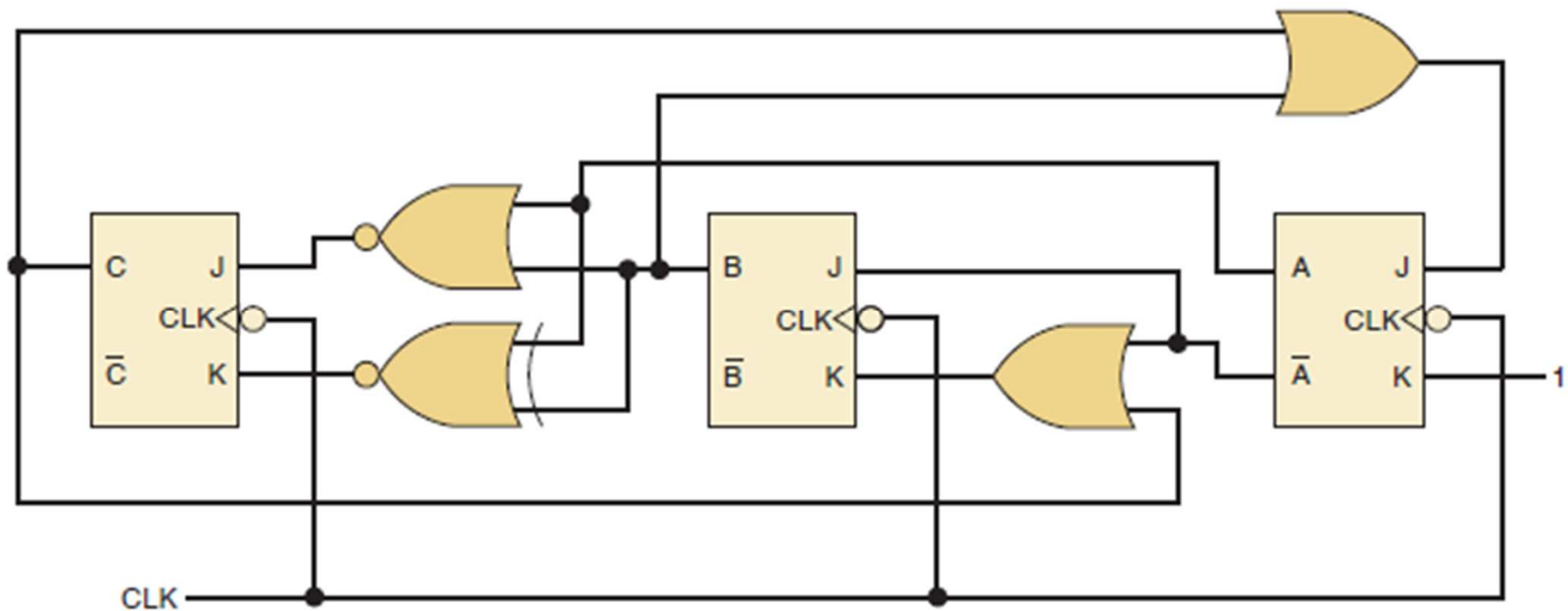
Exercícios

- (7.39) Analise o contador síncrono abaixo. Desenhe o seu diagrama de tempo e determine o seu módulo



Exercícios

- (7.40) Analise o contador síncrono abaixo. Desenhe o seu diagrama de tempo e determine o seu módulo





Exercícios do Livro

Sistemas Digitais - Princípios e Aplicações - Ronald Tocci -
10a Ed.

pág. 277

7.1, 7.2, 7.3, 7-4, 7.5, 7.6, 7.7, 7.11, 7.13, 7.14, 7.18, 7.19,
7.35, 7.36, 7.37, 7.38, 7.39